

Sumber Clock, Reset dan Antarmuka RAM

TSK304 - Teknik Interface dan Peripheral

Eko Didik Widianto

Teknik Sistem Komputer - Universitas Diponegoro

- ▶ Pembahasan tentang antarmuka di mikrokontroler 8051 (AT89S51)
 - ▶ Sumber clock
 - ▶ Reset
 - ▶ Antarmuka RAM dan pemrograman
- ▶ Referensi:
 - ▶ MCS®51 Microcontroller Family User's Manual
 - ▶ doc2487: AT89S51 datasheet

Bahasan

Keluarga 8051

Mikrokontroler AT89S51

Antarmuka

Sumber Clock

Oscillator Internal

Sumber Clock Eksternal

Kontrol Reset

Reset

Power-On Reset

Antarmuka RAM

Bus Mikrokomputer

Schematic

Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto

Keluarga 8051

Sumber Clock

Kontrol Reset

Antarmuka RAM

Mikrokontroler AT89S51

Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto

- ▶ Mikrokontroler 8-bit dari Atmel (kompatible dengan keluarga MCS-51)
 - ▶ Tegangan supply 4 - 5.5V
 - ▶ Operasi 0 - 33 MHz
- ▶ Memori flash In-System Programmable (ISP) 4KB
- ▶ RAM internal 128 x 8-bit
- ▶ Programmable I/O 32 jalur
- ▶ 2 Buah Timer/Counter 16-bit
- ▶ 6 Buah Sumber Interrupt
- ▶ UART full duplex

Keluarga 8051

Mikrokontroler AT89S51
Antarmuka

Sumber Clock

Kontrol Reset

Antarmuka RAM

Karakteristik DC

Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto

Keluarga 8051

Mikrokontroler AT89S51
Antarmuka

Sumber Clock

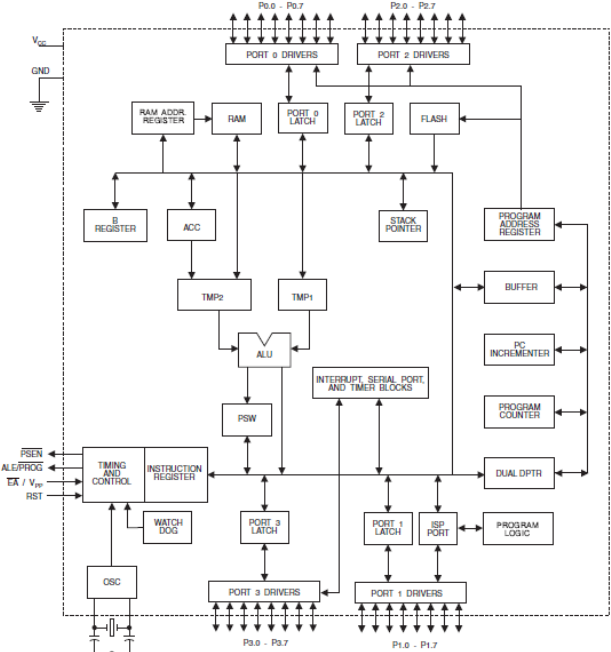
Kontrol Reset

Antarmuka RAM

The values shown in this table are valid for $T_A = -40^{\circ}\text{C}$ to 85°C and $V_{CC} = 4.0\text{V}$ to 5.5V , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage	(Except \overline{EA})	-0.5	$0.2 V_{CC}-0.1$	V
V_{IL1}	Input Low Voltage (\overline{EA})		-0.5	$0.2 V_{CC}-0.3$	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC}+0.9$	$V_{CC}+0.5$	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC}+0.5$	V
V_{OL}	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
V_{OL1}	Output Low Voltage ⁽¹⁾ (Port 0, ALE, PSEN)	$I_{OL} = 3.2 \text{ mA}$		0.45	V
V_{OH}	Output High Voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
V_{OH1}	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V

Diagram Block



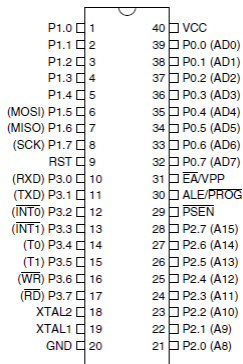
Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto

Keluarga 8051
Mikrokontroler AT89S51
Antarmuka
Sumber Clock
Kontrol Reset
Antarmuka RAM

Pin Antarmuka

- ▶ Pin antarmuka yang tersedia di AT89S51:
 1. Power: VCC (4-5.5V), GND
 2. Data I/O: Port 0, 1, 2 dan 3
 3. Pasif: clock (XTAL1, XTAL2)
 4. Kontrol: RST (I), ALE/nPROG(I/O), nPSEN (O) dan nEA/VPP (I)



Sinyal Kontrol

ALE/\overline{PROG} (I/O), \overline{PSEN} (O) dan \overline{EA}/VPP (I)

- ▶ ALE/\overline{PROG} (Address Latch Enable), I/O
 - ▶ Output: latch low-byte alamat saat akses ke memori eksternal
 - ▶ Aktif hanya untuk perintah MOVX atau MOVC
 - ▶ Input: untuk memprogram flash
- ▶ \overline{PSEN} (Program Store Enable), Output
 - ▶ Read strobe untuk memori program eksternal
- ▶ \overline{EA}/VPP (External Access Enable), Input
 - ▶ \overline{EA} dihubungkan ke GND, agar mikrokontroler dapat mengambil kode (fetch) dari lokasi memori eksternal (0 - 0xFFFF)
 - ▶ \overline{EA} dihubungkan ke Vcc untuk eksekusi dari memori program internal

Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto

Keluarga 8051

Mikrokontroler AT89S51
Antarmuka

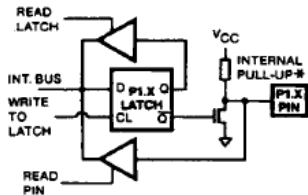
Sumber Clock

Kontrol Reset

Antarmuka RAM

Port 1

I/O, paralel flash program, Serial ISP



270252-3

B. Port 1 Bit

- ▶ Port I/O (P1.7-P1.0), bidi, internal pull-up
 - ▶ Output: dapat mensuplai 4 masukan TTL
 - ▶ Input: masukan, pulled high
- ▶ Alamat low-byte memori (A7-A0)
 - ▶ Untuk program dan verifikasi flash
- ▶ Serial flash programming/ISP
 - ▶ P1.5: MOSI (input, ISP)
 - ▶ P1.6: MISO (output, ISP)
 - ▶ P1.7: SCK (input, ISP)

Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto

Keluarga 8051

Mikrokontroler AT89S51
Antarmuka

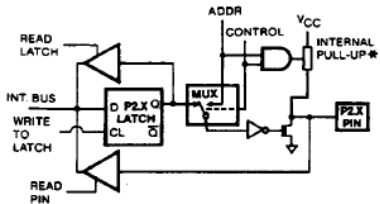
Sumber Clock

Kontrol Reset

Antarmuka RAM

Port 2

I/O, Eksternal Memori, Paralel Flash



270252-4

C. Port 2 Bit

- ▶ Port I/O (P2.7-P2.0), bidi, internal pull-up
 - ▶ Output: dapat mensuplai 4 masukan TTL
 - ▶ Input: masukan, pulled high
- ▶ Alamat high-byte memori (A15-A8)
 - ▶ Untuk akses memori program eksternal program (fetch)
 - ▶ Akses memori data eksternal mode 16-bit, MOVX @DPTR
- ▶ Jalur data untuk menuliskan isi SFR (Special Function Register) P2, **MOVX @RI**
- ▶ Alamat high-byte memori (A15-A8), Input
 - ▶ Untuk program dan verifikasi flash

Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto

Keluarga 8051

Mikrokontroler AT89S51
Antarmuka

Sumber Clock

Kontrol Reset

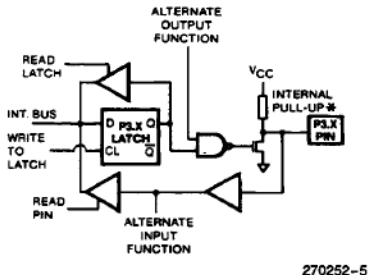
Antarmuka RAM

Port 3

I/O, Paralel Flash, Fungsi Khusus

Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto



D. Port 3 Bit

- ▶ Port I/O (P2.7-P2.0), bidi, internal pull-up
 - ▶ Output: dapat mensuplai 4 masukan TTL
 - ▶ Input: masukan, pulled high
- ▶ Jalur kontrol untuk pemrograman dan verifikasi flash
- ▶ Fungsi-fungsi Spesial

Keluarga 8051

Mikrokontroler AT89S51
Antarmuka

Sumber Clock

Kontrol Reset

Antarmuka RAM

Port 3

Fungsi Khusus

Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto

Keluarga 8051

Mikrokontroler AT89S51
Antarmuka

Sumber Clock

Kontrol Reset

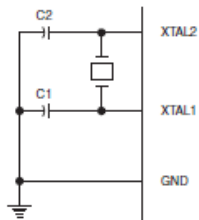
Antarmuka RAM

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{\text{WR}}$ (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

On-Chip Oscillator

Frekuensi Clock 0 - 33 MHz

- ▶ Memberikan sumber clock untuk semua peripheral on-chip yang ada di mikrokontroler
- ▶ Menggunakan XTAL1 (I) dan XTAL2 (O)



C1, C2 = 30 pF \pm 10 pF for Crystals
= 40 pF \pm 10 pF for Ceramic Resonators

Clock Eksternal

Frekuensi Clock 0 - 33 MHz

Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto

Keluarga 8051

Sumber Clock

Oscillator Internal
Sumber Clock Eksternal

Kontrol Reset

Antarmuka RAM

- Menggunakan pin XTAL1 sebagai input

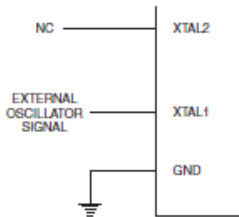


Diagram Pewaktuan Clock Eksternal

Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto

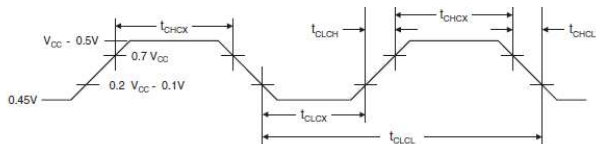
Keluarga 8051

Sumber Clock

Oscillator Internal
Sumber Clock Eksternal

Kontrol Reset

Antarmuka RAM



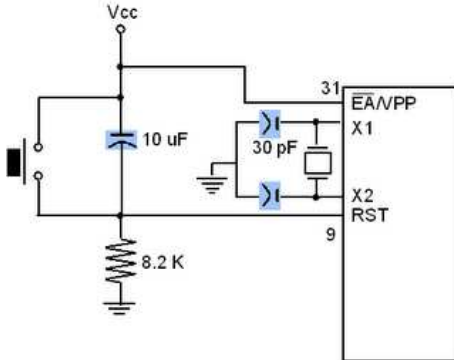
Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	33	MHz
t_{CLCL}	Clock Period	30		ns
t_{CHCX}	High Time	12		ns
t_{CHLX}	Low Time	12		ns
t_{CLCH}	Rise Time		5	ns
t_{CHCL}	Fall Time		5	ns

Koneksi Reset

- ▶ Untuk menginisialisasi SFR, terutama PC/program counter
- ▶ Masukan reset disambungkan ke pin RST
 - ▶ Komponen untuk reset berupa push-button yang disambungkan ke VDD
- ▶ Reset akan terjadi dengan menekan push-button (menahan pin RST '1') selama setidaknya 2 cycle mesin (24 periode clock)
- ▶ Sinyal reset adalah asinkron terhadap clock internal

Skematik Rangkaian Reset

Power-on Reset dan Asinkron Reset



Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto

Keluarga 8051

Sumber Clock

Kontrol Reset

Reset

Power-On Reset

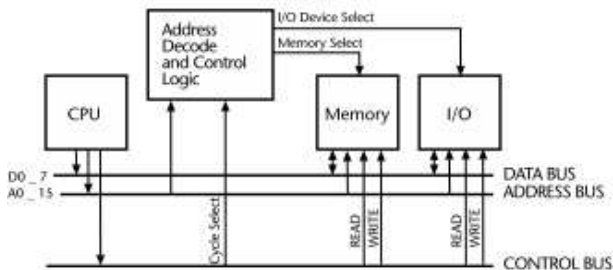
Antarmuka RAM

Bus Mikrokomputer

Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto

Microcontroller, Control Logic, Memory and I/O



Keluarga 8051

Sumber Clock

Kontrol Reset

Antarmuka RAM

Bus Mikrokomputer
Schematic

- ▶ Tipe data transfer yang dikontrol CPU:
 - ▶ CPU reads data/instruction from memory (*memory read*)
 - ▶ CPU writes data to memory (*memory write*)
 - ▶ CPU reads data from I/O (*I/O read*)
 - ▶ CPU writes data to I/O (*I/O write*)

Pin yang Dibutuhkan

- ▶ Memori data (16-bit address)
 - ▶ Alamat: A15-A8(P2), A7-A0 (P0)
 - ▶ Data: D7-D0 (P0) multipleks dengan A7-A0
 - ▶ Kontrol:
 - ▶ nCE = Memori mapped, misalnya A15
 - ▶ nOE = nRD and nPSEN
 - ▶ nWE = nWE
- ▶ Memori program
 - ▶ Alamat: A15-A8 (P2), A7-A0 (P0)
 - ▶ Data: D7-D0 (P0) multipleks dengan A7-A0
 - ▶ Kontrol:
 - ▶ nCE = Memori mapped, misalnya nA15
 - ▶ nOE = nPSEN

Antarmuka 8051 - RAM Eksternal

Sumber Clock,
Reset dan
Antarmuka RAM

@2011, Eko Didik
Widianto

Keluarga 8051

Sumber Clock

Kontrol Reset

Antarmuka RAM

Bus Mikrokomputer
Schematic

Detail.

Lihat project:

<http://www.kmitl.ac.th/~kswichit/8051sbc/8051sbc.html>