

BAB IV

PERANCANGAN PERANGKAT KERAS

Perangkat keras yang dirancang terdiri dari dua bagian, yaitu :

1. Antarmuka.
2. Rangkaian pengujian.

Antarmuka berfungsi sebagai perantara antara komputer dengan rangkaian pengujian. Data yang akan dikeluarkan dan yang akan diterima dari rangkaian pengujian, terlebih dahulu melewati rangkaian antarmuka ini.

Rangkaian pengujian adalah rangkaian yang akan berhubungan langsung dengan IC yang akan diuji, pada dasarnya memberikan sinyal dalam bentuk tegangan dan melakukan proses pengaturan aliran data.

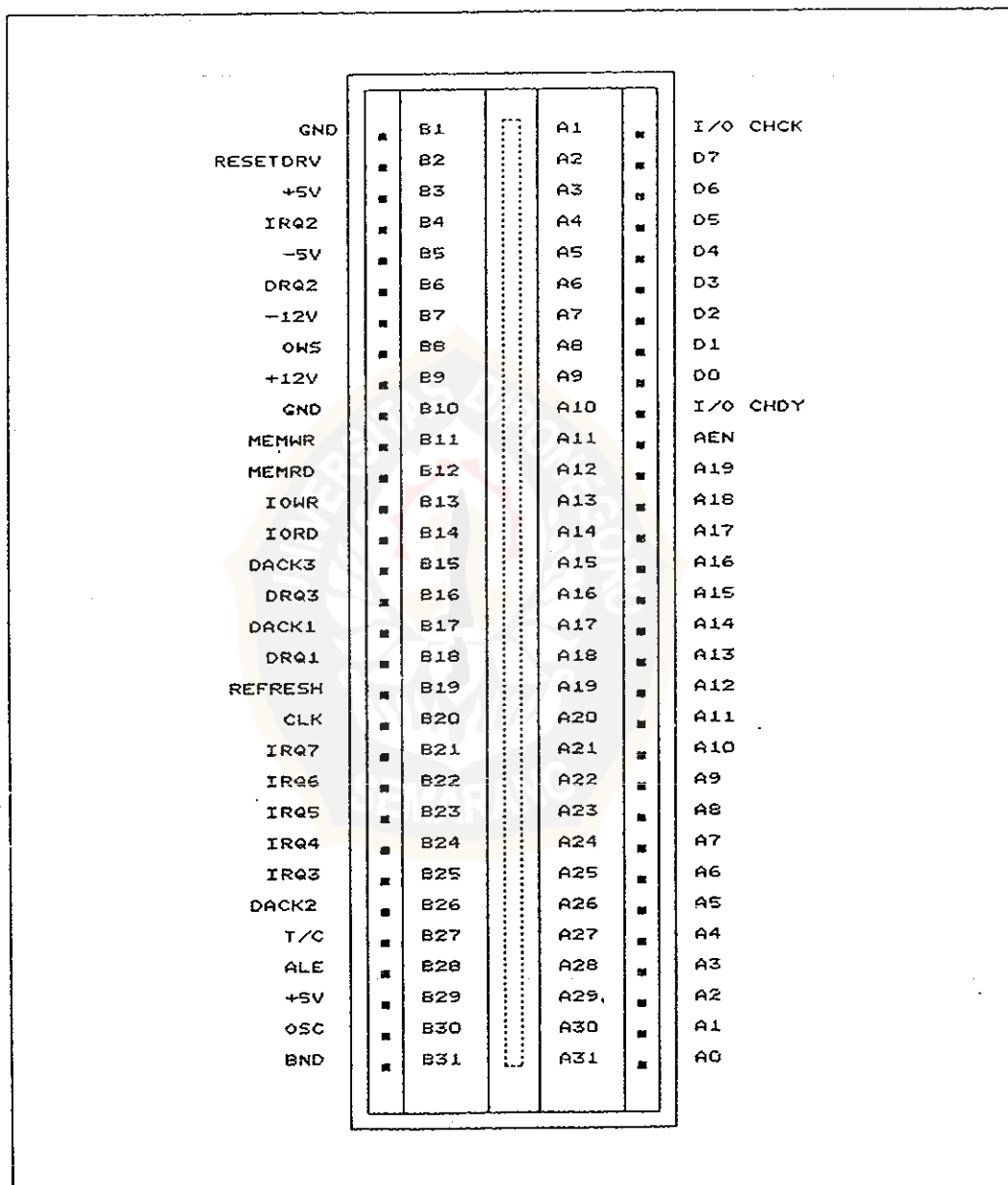
4.1 Antarmuka

Inti rangkaian Antarmuka menggunakan chip 8255 PPI (Programmable Peripheral Interface). Rangkaian antarmuka ini disambungkan/ ditancapkan pada slot yang ada pada motherboard komputer. Gambar dan fungsi masing-masing terminal pada slot dapat dilihat pada gambar 4.1.

4.1.1 Chip 8255

Chip 8255 adalah chip antarmuka terprogram yang mempunyai kegunaan umum dengan 24 pin I/O, dapat diprogram

dalam 3 mode operasi. Terdiri dari 3 port I/O yaitu port A, port B dan port C masing-masing dengan 8 bit jalur data. Gambar dari chip ini seperti seperti terlihat pada gambar 4.2.

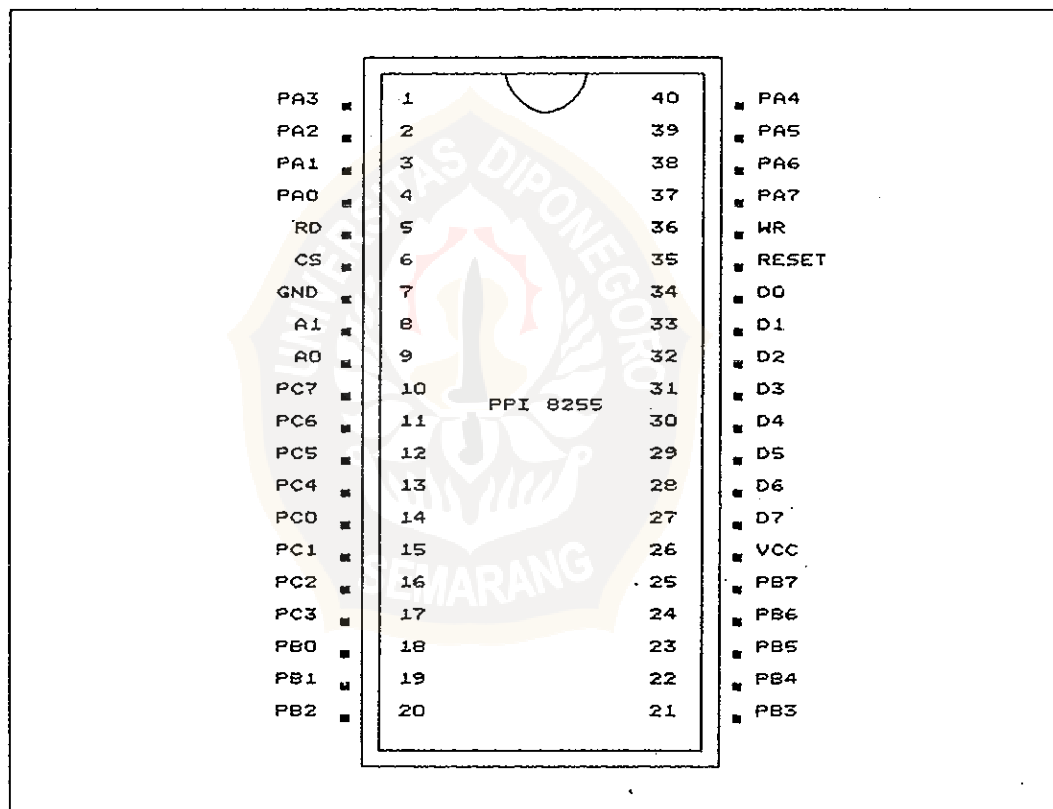


Gambar 4.1 Slot pada motherboard komputer (Anonim, 1994)

Fungsi dari masing-masing pin pada chip 8255 adalah:

1. CS (Chip Select), pin nomor 6.

Pin kontrol yang digunakan untuk berkomunikasi antara PPI 8255 dengan CPU. Apabila CS diberi nilai rendah (0) maka PPI sedang bekerja dengan CPU. Pin CS ini dihubungkan dengan keluaran dekoder alamat.



Gambar 4.2 Chip 8255 (Endra Pilowarno, 1990)

2. RD (Read), pin nomor 5.

Pin kontrol untuk menandakan bahwa CPU sedang

membaca data dari PPI 8255 pada saat RD diberi nilai rendah (0). Pin ini dihubungkan ke IORD pada slot motherboard.

3. WR (Write), pin nomor 36.

Pin kontrol untuk menandakan bahwa CPU sedang menulis data ke PPI 8255 pada saat WR diberi nilai rendah (0). Pin ini dihubungkan ke IOWR pada slot motherboard.

4. A1 dan A0, pin nomor 8 dan nomor 9.

Sebagai pemilih terhadap port A, port B, port C atau port kontrol. Fungsi A1 dan A0 untuk chip 8255 ditunjukkan pada tabel 4.1. A1 dan A0 dihubungkan ke bit alamat A1 dan A0 pada slot motherboard.

A1	A0	Port yang terpilih
0	0	Port A
0	1	Port B
1	0	Port C
1	1	Port kontrol

Tabel 4.1. Tabel fungsi A1 dan A0 pada chip 8255

5. Reset, pin nomor 35 .

Pin kontrol untuk menginisialisasi chip. Nilai tinggi (1) pada pin ini akan menjadikan chip diatur ke keadaan awal. Pin ini dihubungkan ke reset-Drv pada slot motherboard.

6. Vcc, pin nomor 26.

Dihubungkan dengan tegangan 5 Volt.

7. GND, pin nomor 7.

Dihubungkan dengan Ground.

8. Port A,B,C .

Masing-masing mempunyai 8 pin untuk 8 bit data I/O. Ketiga port ini menjadi penghubung ke rangkaian penguji di luar komputer.

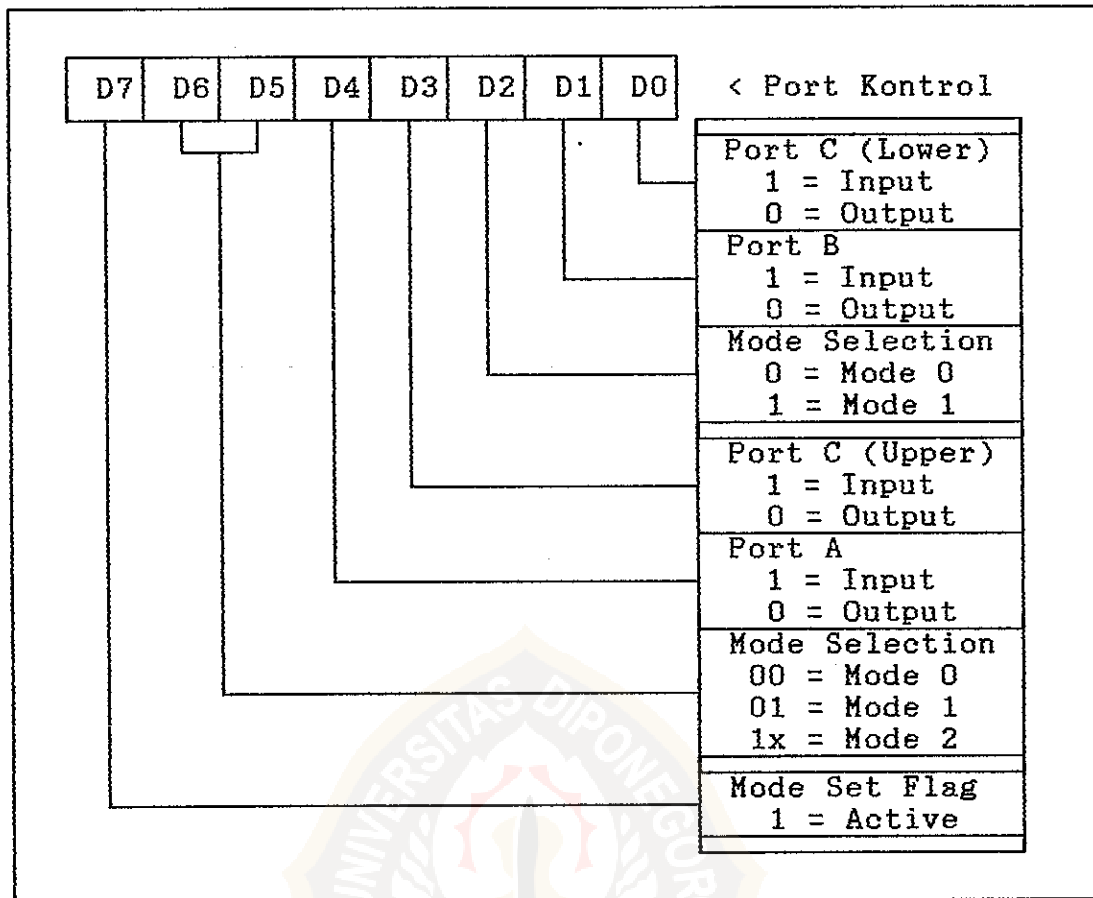
9. D0.....D7.

Bus data 8 bit. Dihubungkan ke bus data (D0..D7) pada slot motherboard.

Chip 8255 ini dapat diatur dalam 3 mode pemrograman, yaitu mode 0, mode 1 dan mode 2. Mode 0 untuk operasi dasar I/O, mode 1 untuk operasi I/O dengan handshaking, mode 2 untuk operasi I/O dengan handshaking dan port A dalam keadaan bidirectional.

Pengaturan terhadap konfigurasi pemrograman chip 8255 dilakukan dengan memberikan data tertentu pada port kontrol, seperti pada gambar 4.3.

Pada pemrograman mode 0, masing-masing port dapat dijadikan sebagai port masukan ataupun port keluaran dengan memberikan data tertentu pada port kontrol, sesuai tabel 4.2.



Gambar 4.3 Pengaturan pada port kontrol chip 8255

4.1.2 Dekoder Alamat

Dekoder alamat dipakai untuk menentukan alamat dari antarmuka sehingga dapat diakses oleh microprocessor. Untuk membuat rangkaian dekode alamat dipakai Comparator IC 74LS688 yang dikemas dalam 20 pin. Diagram blok Comparator IC 74LS688 ini seperti ditunjukkan pada gambar 4.4.

Untuk menentukan bentuk rangkaian dekode alamat,

maka ditentukan dulu alamat yang akan dipakai untuk mengakses antarmuka.

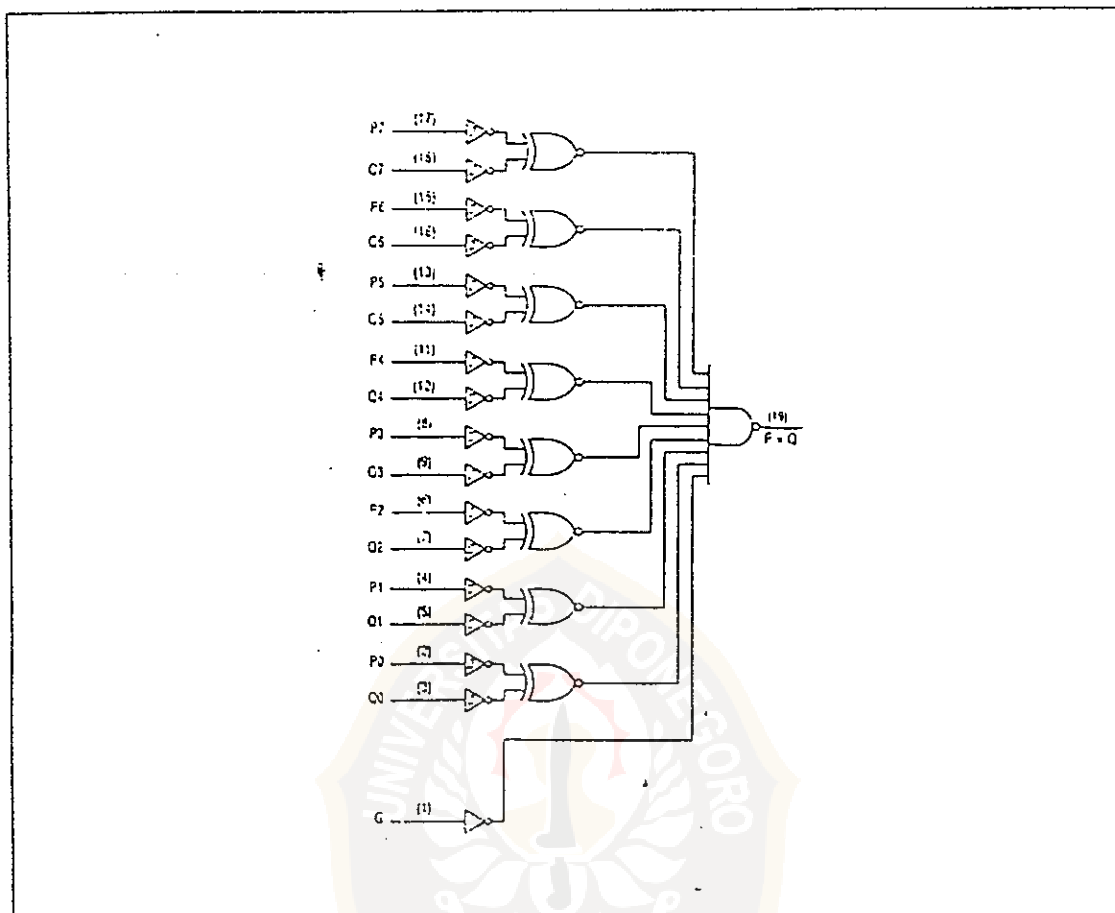
Port Kontrol				PORT A	PORT C upper	PORT B	PORT C lower
D4	D3	D1	D0				
0	0	0	0	Output	Output	Output	Output
0	0	0	1	Output	Output	Output	Input
0	0	1	0	Output	Output	Input	Output
0	0	1	1	Output	Output	Input	Input
0	1	0	0	Output	Input	Output	Output
0	1	0	1	Output	Input	Output	Input
0	1	1	0	Output	Input	Input	Output
0	1	1	1	Output	Input	Input	Input
1	0	0	0	Input	Output	Output	Output
1	0	0	1	Input	Output	Output	Input
1	0	1	0	Input	Output	Input	Output
1	0	1	1	Input	Output	Input	Input
1	1	0	0	Input	Input	Output	Output
1	1	0	1	Input	Input	Output	Input
1	1	1	0	Input	Input	Input	Output
1	1	1	1	Input	Input	Input	Input

Tabel 4.2 Tabel pemrograman mode 0 chip 825

Keluaran dekoder alamat ditentukan bernilai 0 (hasil rendah) bila alamat yang bersesuaian diberikan pada masukan dekoder.

Alamat yang dipakai untuk antarmuka ini adalah alamat yang masih kosong, tidak dipakai oleh peralatan lainnya pada komputer. Alamat yang dipakai untuk antarmuka ini adalah 300, 301, 302 dan 303 heksadesimal.

Pada rangkaian dekoder alamat, yang dipakai sebagai masukan dekoder adalah bit alamat A2 sampai A9 dan sinyal AEN pada slot motherboard komputer. Bit alamat A0 dan A1 dihubungkan langsung ke pin A0 dan A1 pada chip 8255.



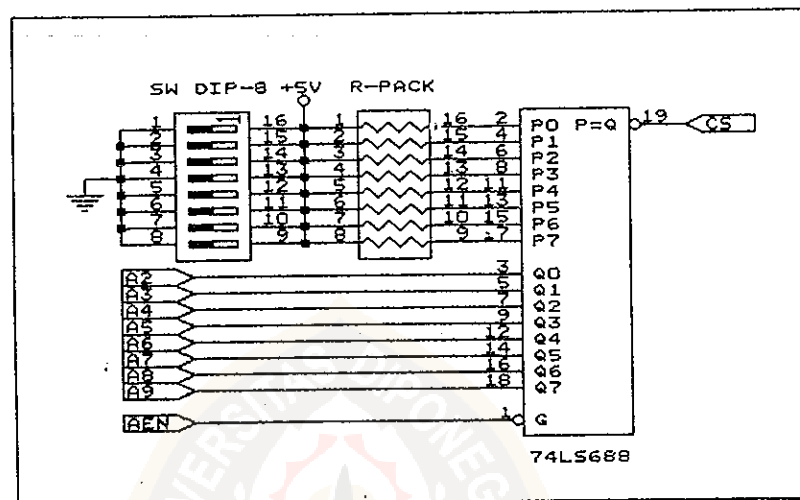
Gambar 4.4 Diagram blok Comparator
IC 74LS688 (Elektuur, 1985)

Keluaran rangkaian dekoder akan 0 apabila AEN bernilai 0 dan masukan alamat dekoder mempunyai nilai 300, 301, 302, atau 303 heksadesimal. Dalam bentuk biner disajikan pada tabel 4.3.

A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
1	1	0	0	0	0	0	0	X	X

Tabel 4.3 Tabel data A0...A9 untuk masukan dekoder

Berdasarkan alamat yang telah ditentukan dan nilai keluaran yang harus dikeluarkan dekoder, maka realisasi rangkaian dekoder alamat seperti terlihat pada gambar 4.5.



Gambar 4.5 Rangkaian dekoder alamat (HME-ITB,1993)

Terlihat bahwa semua masukannya adalah $P_n = Q_n$ ($n = 0..7$). Keluaran dari dekoder disambungkan ke pin CS pada chip 8255. Bila data 300(H), 301(H), 302(H) dan 303(H) pada masukan dekoder dan AEN bernilai rendah (0), maka keluaran dekoder yang terhubung ke CS bernilai rendah sehingga chip 8255 dapat diakses.

Alamat yang dipakai untuk mengakses antarmuka seperti terlihat pada tabel 4.4.

Secara lengkap rangkaian antarmuka seperti ditunjukkan pada halaman 48.

Alamat	P o r t
300(H)	Port A
301(H)	Port B
302(H)	Port C
303(H)	Port Kontrol

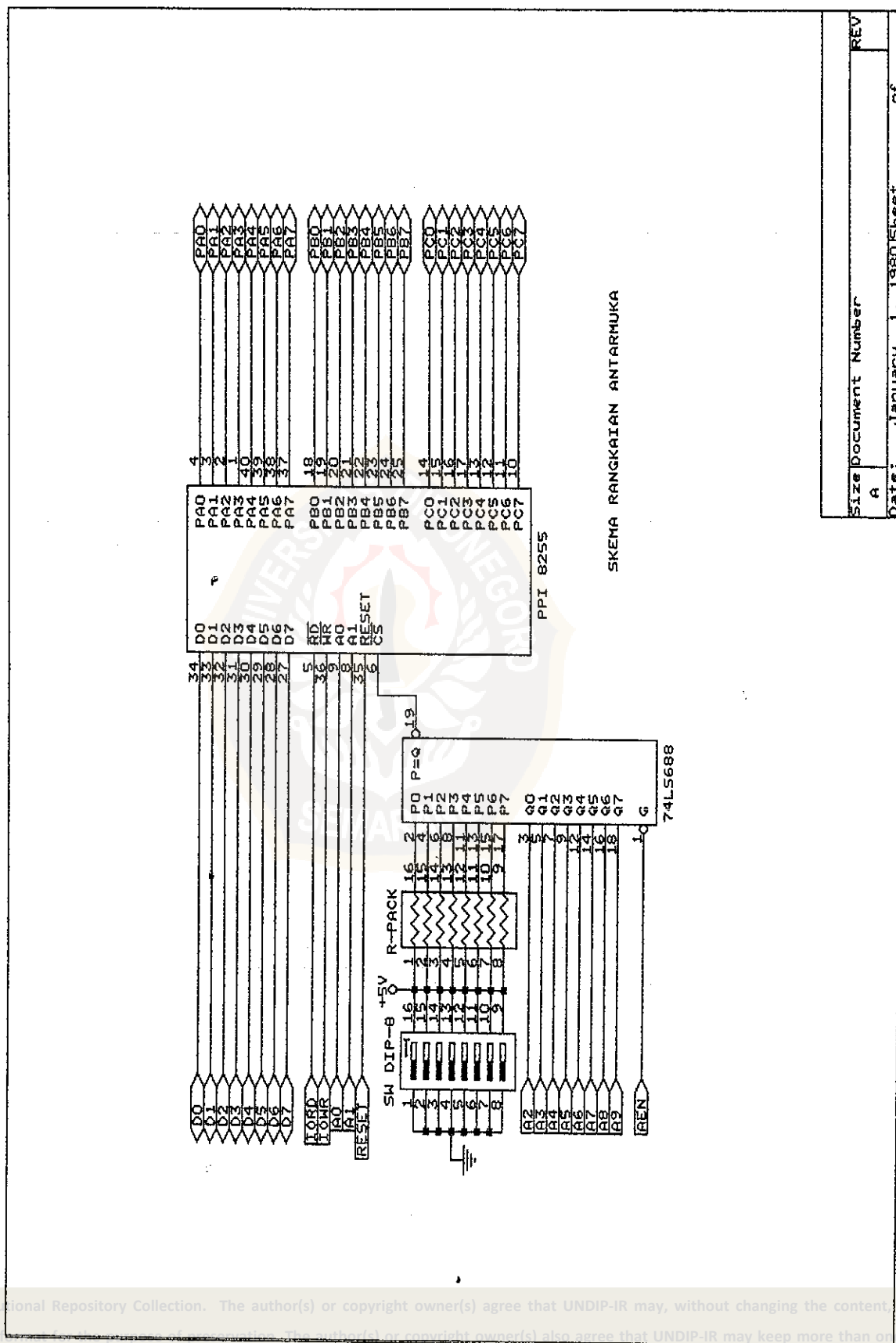
Tabel 4.4 Tabel alamat (dalam heksadesimal)
dari antarmuka

4.2 Rangkaian Penguji

Bagian utama dari rangkaian penguji terdiri dari register data 16 bit (RegD), register kontrol 16 bit (RegK), penyangga masukan 16 bit (PnI), penyangga keluaran 16 bit (PnO), soket IC dan saklar untuk penghubung tegangan 5 Volt ke IC yang diuji.

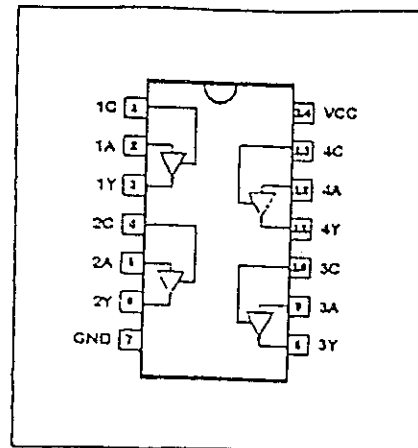
Untuk membuat rangkaian penguji ini digunakan IC TTL 74273, 74126, 74244. Gambar dan fungsi masing-masing IC seperti terlihat pada halaman 49.

Register data 16 bit berfungsi untuk menampung data yang dikirim dari komputer. Data yang dikirim ke register data ini berupa data yang akan diberikan ke bagian masukan dari IC yang akan diuji.



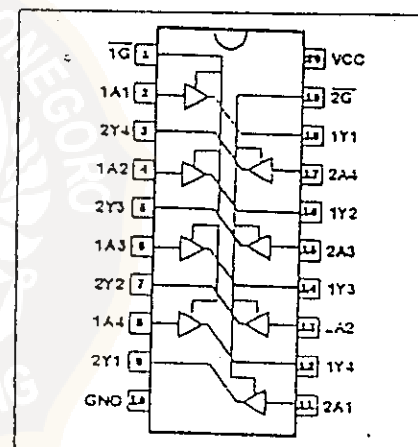
1. IC 74126: Penyangga 3 status berempat dengan tabel kebenarannya

C	A	Y
0	x	Z
1	0	0
1	1	1



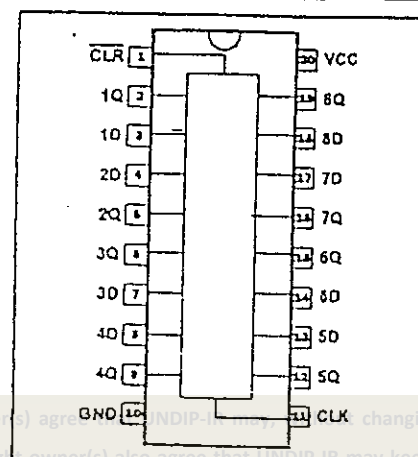
2. IC 74244 : Penyangga 3 status berdelapan dengan tabel kebenarannya

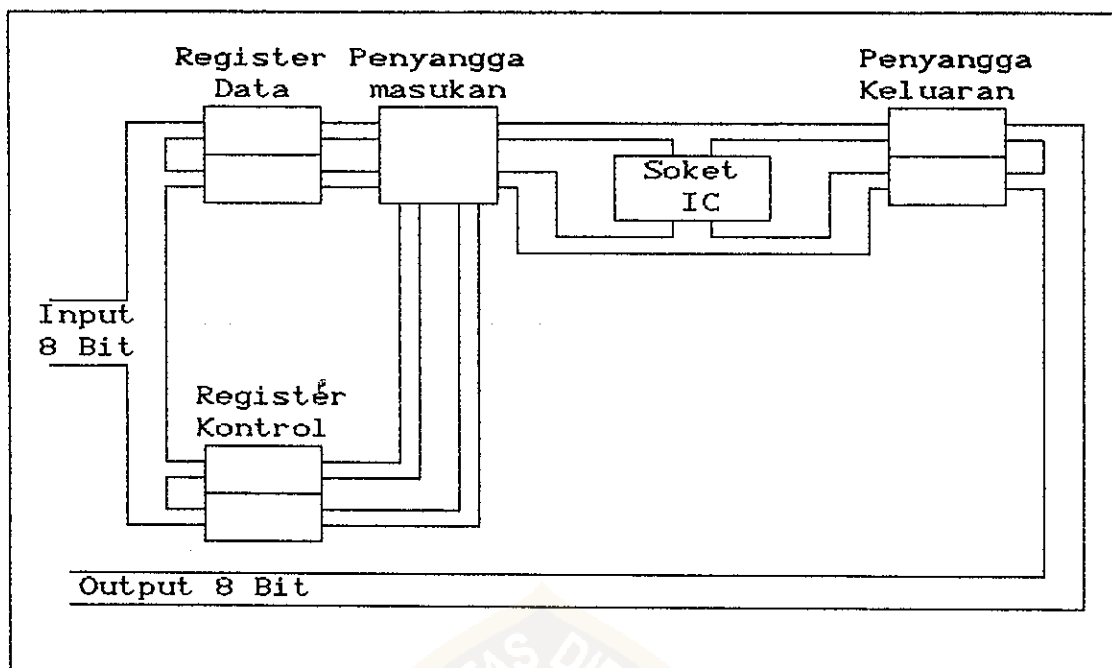
G	A	Y
1	x	Z
0	0	0
0	1	1



3. IC 74273 : D-flip-flop berdelapan dengan tabel kebenarannya

CLR	CLOCK	D	Q
0	x	x	0
1	↑	0	0
1	↑	1	1
1	0/1	x	Q _o





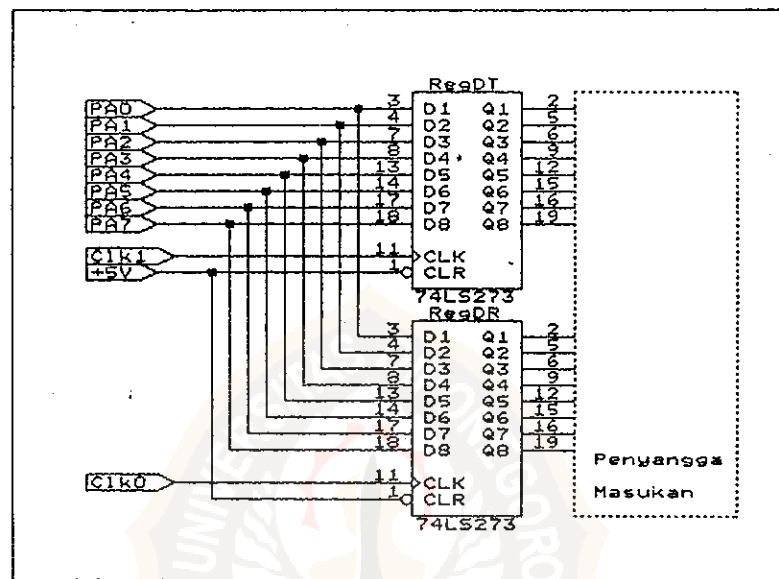
Gambar 4.6 Diagram blok rangkaian pengujian

Register data 16 bit ini terbagi menjadi 2 register data 8 bit, yaitu register data rendah (RegDR) yang menyimpan data bit ke 0 sampai bit ke 7 dan register data tinggi (RegDT) yang menyimpan data bit ke 8 sampai bit ke 15.

Register data 16 bit dibangun dari 2 buah IC 74273. Pin reset dihubungkan dengan nilai logika 1 (tegangan 5 Volt). Untuk memasukkan data ke register ini diperlukan 2 buah sinyal clock (Clk0 dan Clk1).

Register kontrol 16 bit (RegK) berfungsi untuk mengatur penyangga masukan (PnI). Data yang dimasukkan ke register kontrol berguna untuk mengatur apakah sebuah

penyangga masukan akan ber kondisi *enable* atau *high impedance*. Bila penyangga masukan dalam kondisi *enable*, maka data dari register data akan diteruskan dan apabila penyangga masukan dalam kondisi *high impedance* maka data dari register data akan diblok.

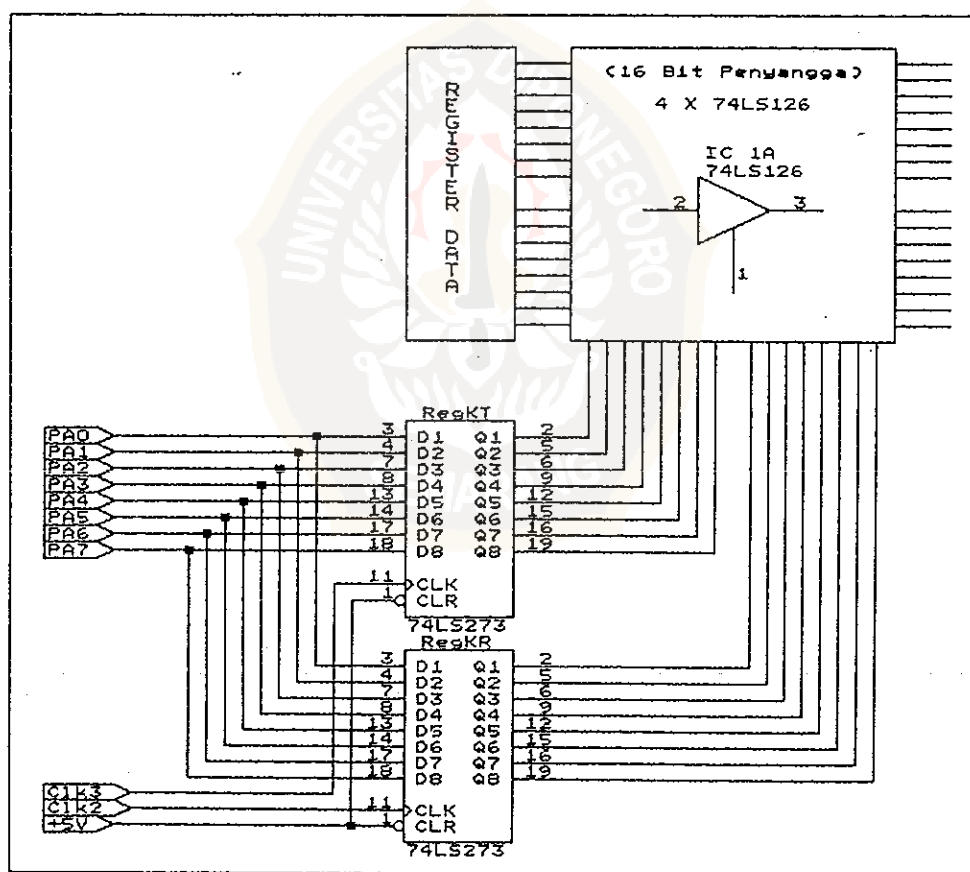


Gambar 4.7 Register data 16 bit. (HME-ITB,1993)

Register kontrol 16 bit ini terbagi menjadi 2 register 8 bit yaitu register kontrol rendah (RegKR) yang menyimpan data bit ke 0 sampai bit ke 7 dan register kontrol tinggi (RegKT) yang menyimpan data bit ke 8 sampai bit ke 15.

Register kontrol 16 bit dibangun dari dua buah IC 74273. Pin reset dihubungkan dengan logika 1 (tegangan 5 Volt). Untuk memasukkan data ke register ini diperlukan dua buah sinyal clock (Clk2 dan Clk3).

Penyangga masukan 16 bit (PnI) berfungsi untuk memblok dan meneruskan data dari register data. Pada bagian ini terdapat 16 buah penyangga 3 status yang menyangga masing-masing bit keluaran register data. Keadaan enable atau high impedance pada tiap-tiap penyangga diatur oleh register kontrol. Penyangga masukan ini dibangun dari 4 buah IC 74126. Gambar register kontrol 16 bit dan penyangga masukan seperti diperlihatkan pada gambar 4.8.



Gambar 4.8 Register kontrol 16 bit dan penyangga masukan (HME-ITB,1993)

Penyangga keluaran 16 bit (PnO) berfungsi untuk memblok atau menyalurkan data dari keluaran rangkaian penguji.

Penyangga keluaran terbagi menjadi 2 penyangga 8 bit, yaitu penyangga keluaran rendah (PnOR) yang menyangga data bit ke 0 sampai bit ke 7 dan penyangga keluaran tinggi (PnOT) yang menyangga data bit ke 8 sampai bit ke 15.

Penyangga keluaran 16 bit dibangun dari 2 buah IC 74244. Untuk mengatur keadaan enable atau high impedance pada penyangga diperlukan 2 bit data pengatur (OEn0 dan OEn1). Gambar penyangga 16 bit ini seperti diperlihatkan pada gambar 4.9.

Dua buah soket masing-masing untuk 14 pin dan 16 pin dipakai sebagai tempat IC yang akan diuji. Data yang dihubungkan ke kaki soket ini sesuai dengan data yang ada pada register data.

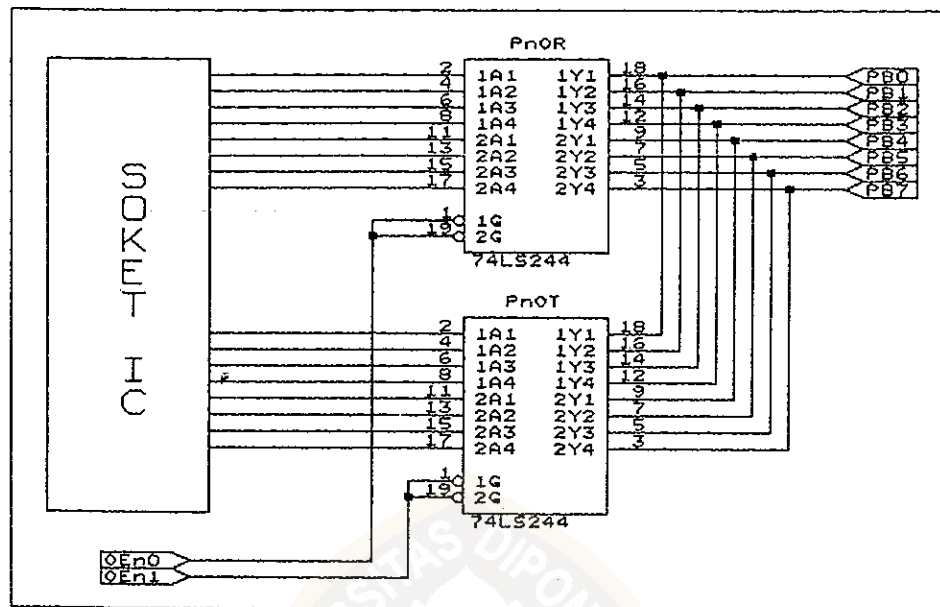
Bit yang bersesuaian dengan kaki pada soket, seperti ditunjukkan pada tabel 4.5.

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
No. Pin	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1

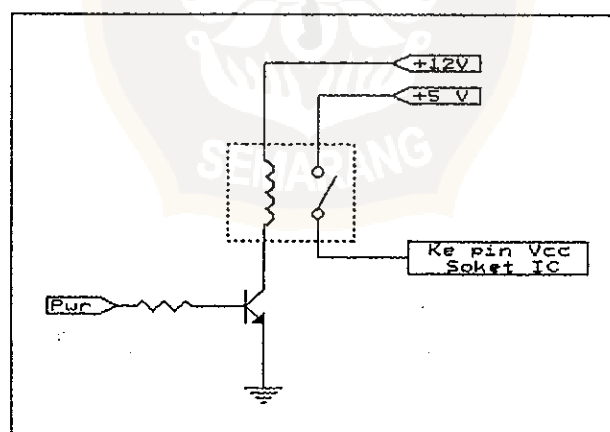
Tabel 4.5 Tabel bit data yang bersesuaian dengan pin IC

Saklar pada rangkaian penguji ini berguna untuk memutus dan menghubungkan tegangan 5 Volt ke IC yang

diuji. Untuk mengatur keadaan saklar, diperlukan 1 bit data pengatur (Pwr).



Gambar 4.9 Penyangga keluaran 16 bit (HME-ITB,1993)

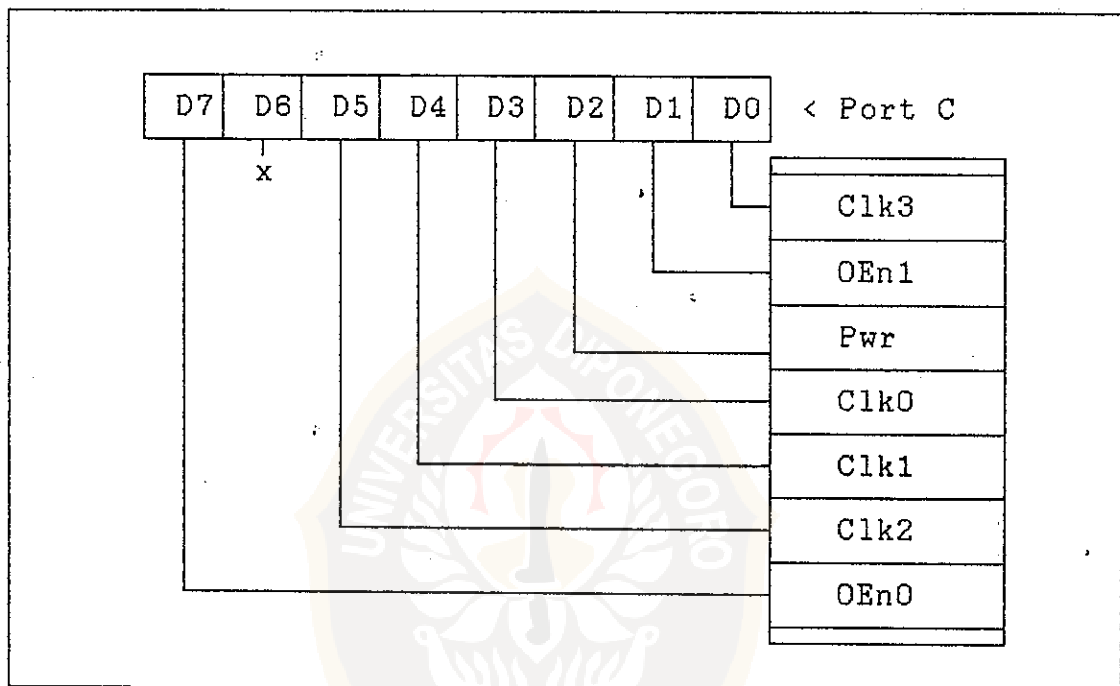


Gambar 4.10 Saklar penghubung tegangan 5 Volt (HME-ITB,1993)

Saluran masukan rangkaian pengujian dihubungkan dengan port A dari antarmuka. Saluran keluaran rangkaian pengujian

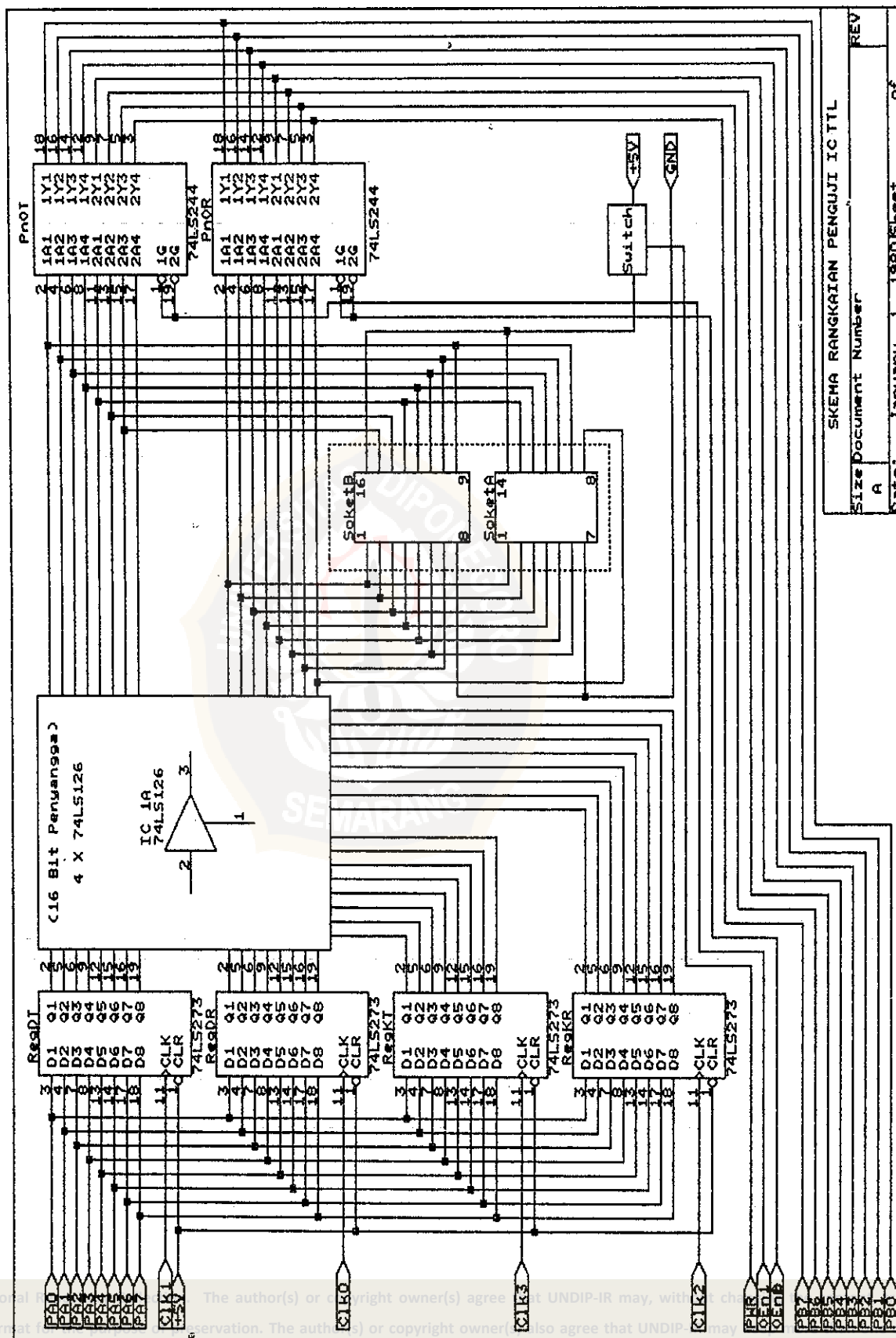
dihubungkan dengan port B. Tujuh bit yang diperlukan untuk pengontrolan dihubungkan dengan port C.

Fungsi masing-masing bit pada port C yang dipakai untuk mengontrol rangkaian pengujian seperti pada gambar 4.11.



Gambar 4.11 Fungsi masing-masing bit pada port C yang dipakai untuk mengontrol rangkaian pengujian

Secara lengkap gambar dari rangkaian pengujian seperti diperlihatkan pada halaman 56.



SKEMA RANGKAIAN PENGUJI IC TTL

Size Document Number

A

Date: January 1, 1980 Sheet of

REV