

LEMBAR PENGESAHAN

J u d u l : APLIKASI SAKLAR ANALOG CMOS
SEBAGAI PENGGANDA JALAN MASUK
PADA CRO CHANNEL TUNGGAL

N a m a : NOOR YAHYA

N I M : J 401 890 324

Jurusan : F I S I K A

Telah diujikan pada ujian sarjana
pada tanggal : 14 Februari 1996

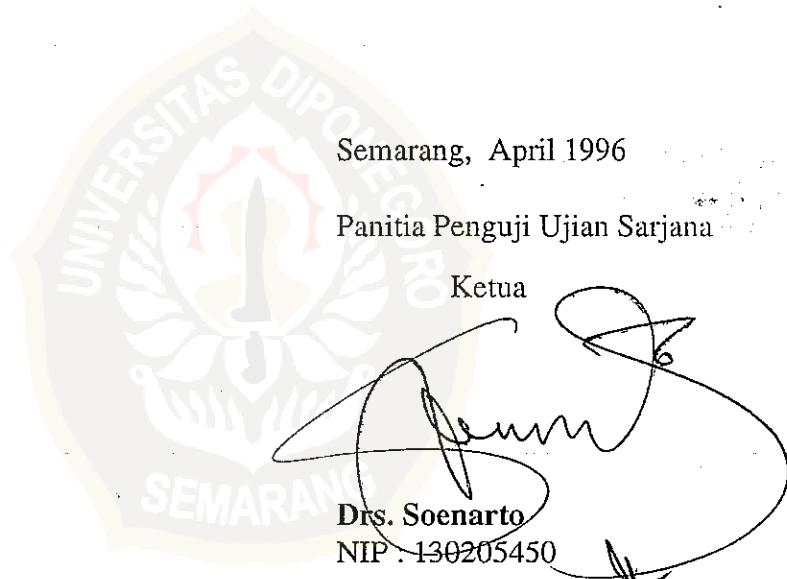
Semarang, April 1996

Panitia Penguji Ujian Sarjana

Ketua

Drs. Soenarto
NIP. 130205450

Jurusan Fisika



LEMBAR PENGESAHAN

J u d u l : APLIKASI SAKLAR ANALOG CMOS
SEBAGAI PENGGANDA JALAN MASUK
PADA CRO CHANNEL TUNGGAL

N a m a : NOOR YAHYA

N I M : J 401 890 324

Jurusan : F I S I K A

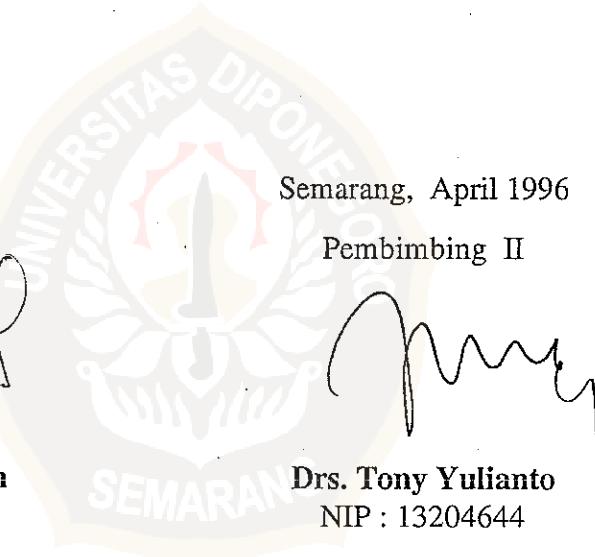
Semarang, April 1996

Pembimbing I

Drs. Muh Dahlan
NIP : 130219407

Pembimbing II

Drs. Tony Yulianto
NIP : 13204644



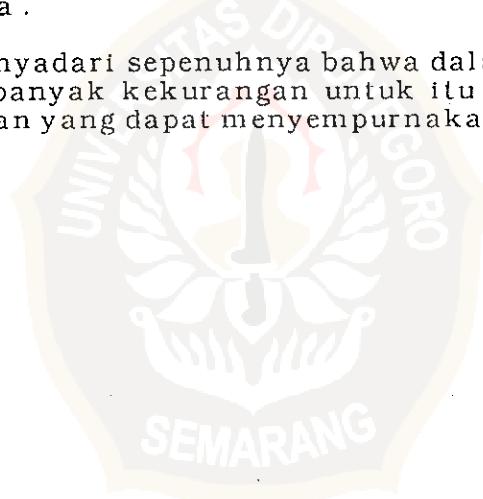
KATA PENGANTAR

Alhamdulillah segala puji dan syukur penyusun sampikan kepada Allah SWT, dimana atas rahmat dan bimbingan-Nya penyusun dapat menyelesaikan tugas akhir dengan judul Aplikasi Saklar Analog CMOS Sebagai Pengganda Jalan Masuk Pada CRO Chanel Tunggal ini, sebagai persyaratan yang diperlukan guna menempuh ujian akhir sarjana fisika pada FMIPA UNDIP. Pada kesempatan ini penyusun mengucapkan terima kasih kepada:

1. Dra. Hj. Sriani.H. SU. Sebagai Dekan FMIPA UNDIP
2. Drs. M. Dahlan selaku dosen pembimbing dalam penyusunan tugas akhir ini.
3. Drs. Tony Yulianto selaku dosen pembimbing dalam penyusunan tugas akhir ini.
4. Bapak, Ibu staff pengajar di jurusan fisika UNDIP.
5. Seluruh keluarga yang telah memberi dukungan moral maupun material sehingga memperlancar penyusunan tugas akhir ini.
6. Semua pihak yang telah membantu baik moral maupun material sehingga penyusunan tugas akhir ini dapat terlaksana .

Penyusun menyadari sepenuhnya bahwa dalam penyusunan tugas akhir ini masih banyak kekurangan untuk itu penyusun menerima setiap saran, usulan yang dapat menyempurnakan tugas akhir ini.

Penyusun



DAFTAR ISI

HALAMAN JUDUL

HALAMAN PENGESAHAN

KATA PENGANTAR

DAFTAR ISI

ABSTRACT

INTI SARI

BAB I PENDAHULUAN

1.1.	Latar Belakang Masalah	1
1.2.	Tujuan Penelitian	2
1.3.	Pembatasan Masalah	3
1.4.	Metodologi Penulisan	3

BAB II DASAR TEORI

2.1.	CMOS	5
2.1.1.	MOSFET	5
2.1.2.	Inverter	8
2.1.3.	Gerbang NOR dan NAND	12
2.1.4.	Gerbang OR dan AND	13
2.1.5.	Flip Flop	14
2.1.6.	Saklar 2 arah (Gerbang Transmisi)	17
2.2.	Multiplekser	20
2.3.	Pencacah (Counter)	20
2.3.1.	Pencacah Sinkron	21
2.3.2.	Pencacah Tak Sinkron	22
2.4.	Multivibrator	24
2.4.1.	Pencetus SCHMITT	24
2.4.2.	Pencetus SCHMITT CMOS	25
2.4.2.1.	Multivibrator Monostabil	28
2.4.2.2.	Multivibrator Astabil	31
2.5.	CRO	32

BAB III METODOLOGI PENELITIAN

3.1.	Blok Diagram dan Cara Kerja Alat	37
3.2.	Perancangan Sub Rangkaian	38
3.2.1.	Pembangkit Pulsa Detak	38
3.2.2.	Pencacah tak Sinkron Mode 2	40
3.2.3.	Selektor Data Input dan Off Set DC	42
3.3.	Spesifikasi Pengujian Rangkaian	43

BAB IV HASIL DAN PEMBAHASAN

4.1. Pembangkit Pulsa Detak	45
4.2. Pencacah tak Sinkron Mode 2	45
4.3. Off Set DC	46
4.4. Selektor Sinyal Input	47

KESIMPULAN DAN SARAN

DAFTAR PUSTAKA

LAMPIRAN

