

## BAB II

### TINJAUAN PUSTAKA

Dalam bab ini akan dijelaskan informasi-informasi yang bertalian dengan karakteristik Op Amp yang dipakai dalam rangkaian pada umumnya.

Op Amp digunakan secara luas dalam rangkaian-rangkaian penguat untuk memperkuat isyarat dc atau ac. Dalam pemakaian-pemakaian dc ciri-ciri listrik tertentu dari Op Amp dapat menyebabkan sesatan yang besar dalam tegangan keluarannya. Tegangan keluaran yang ideal akan harus sama dengan hasil kali dari isyarat masukan dc dan gain tegangan untai tertutup penguatnya. Meskipun demikian tegangan keluaran ini bisa mempunyai suatu komponen sesatan tambahan. Sesatan ini diakibatkan oleh perbedaan antara Op Amp ideal dengan Op Amp nyata. Jika harga ideal dari tegangan keluarannya besar dibanding komponen sesatan tersebut, maka kita dapat mengabaikan ciri Op Amp yang mengakibatkannya. Tapi bila komponen sesatannya cukup berarti dibanding, atau bahkan lebih besar dari harga idealnya maka kita harus mencoba untuk memperkecil sesatan itu. Karakteristik sesatan dc Op Amp meliputi :

#### 2.1 Karakteristik offset Op Amp

##### 2.1.1. Arus bias masukan

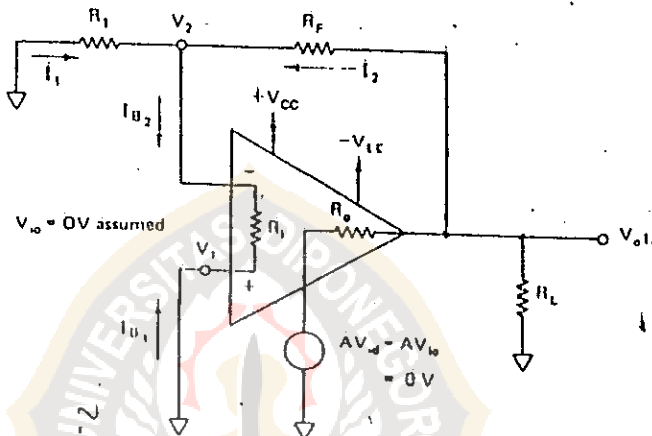
Arus bias masukan didefinisikan sebagai harga rata-rata dua arus bias masukan  $I_{B1}$  dan  $I_{B2}$  yang

seperti di gambarkan pada gambar 2-1, yaitu

$$I_B = \frac{I_{B1} + I_{B2}}{2}$$

dimana  $I_{B1}$  adalah arus bias dc yang mengalir ke input noninverting

$I_{B2}$  adalah arus bias dc yang mengalir ke input inverting



Gambar 2-1. Gambar arus bias masukan pada Op Amp

Pada gambar 2-1 kedua terminal masukan digroundkan sehingga tidak ada tegangan masukan yang mensuplai Op Amp. Tapi tegangan suplai plus - minus dibutuhkan untuk mengbias Op Amp.

Kenyataannya arus bias masukan  $I_{B1}$  dan  $I_{B2}$  adalah arus bias basis pada dua transistor masukan

pertama pada bagian diferensial amplifier Op Amp. Meskipun kedua transistor input ini identik, tidak lah mungkin terdapat  $I_{B1}$  dan  $I_{B2}$  yang benar-benar sama satu dengan lainnya karena adanya ketidak seimbangan internal diantara kedua masukan ini. Pada pokok bahasan ini kita akan menggunakan arus bias masukan terspesifikasi  $I_B$  sebagai harga terseimbang diantara  $I_{B1}$  dan  $I_{B2}$ . Untuk  $\mu A741$  mempunyai  $I_B$  500 nA maksimum pada tegangan suplai  $\pm 15$  V dc. Harga arus bias masukan  $I_B$  sangatlah kecil yang berada pada harga ratusan nano Ampere. Harga arus dc ini sudah terdapat pada lembaran data Op Amp. Meskipun sangat kecil, arus bias masukan  $I_B$  dapat mengakibatkan tegangan offset keluaran yang harus diperhitungkan dalam rangkaian yang menggunakan resistor umpan balik yang relatif besar. Harga tegangan offset keluaran mungkin tidak sebesar yang disebabkan oleh tegangan offset masukan, tapi untuk pencegahannya haruslah diminimisasi. Pelaksanaannya menggunakan Resistor kompensasi.

### 2.1.2 Arus Offset Masukan

Arus offset masukan  $I_{io}$  digunakan sebagai indikator derajat ketidak tepatan diantara kedua arus ini. Nilai  $I_{io}$  terspesifikasi pada lembaran data, yang menunjukkan jumlah maksimum oleh arus

bias masukan yang berbeda. Pada kenyataannya  $I_{i_o}$  didefinisikan sebagai selisih aljabar diantara dua arus bias masukan  $I_{B1}$  dan  $I_{B2}$ . Bentuk persamaannya:

$$I_{i_o} = |I_{B1} - I_{B2}| \quad (2-1)$$

Untuk Op Amp tipe 741,  $I_{i_o}$  maksimumnya = 200 nA dc.

Ini berarti  $I_{B1}$  mungkin lebih besar dari pada  $I_{B2}$  atau sebaliknya senilai 200 nA dc. Dengan kata lain perbedaan maksimum diantara  $I_{B1}$  dan  $I_{B2}$  sebesar 200 nA. Pada Op Amp yang memakai input FET harga  $I_{i_o}$ -nya kecil.

Rangkaian seperti pada gambar 2-2 akan ada tegangan offset keluaran yang disebabkan oleh  $I_{B1}$  dan  $I_{B2}$ . Dengan kata lain tegangan offset keluaran pada kasus ini dapat dinyatakan sebagai fungsi arus offset masukan  $I_{i_o}$ .  $V_{oio}$  adalah tegangan offset keluaran yang disebabkan oleh arus offset masukan  $I_{i_o}$ . Untuk membahas secara terpisah efek di arus offset masukan dari tegangan offset masukan, kita anggap lagi  $V_{i_o} = 0$  V.

Menurut gambar 2-3 kita akan menunjukkan tegangan  $V_1$  dan  $V_2$  sebagai fungsi  $I_{B1}$  dan  $I_{B2}$ . Untuk memperoleh harga  $R_1$  dan  $R_F$ :

$$V_1 = R_{OM} \cdot I_{B1} \quad (2-2)$$

$$V_2 = R_P \cdot I_{B2} \quad (2-3)$$

dimana

$$R_{OM} = R_P = \frac{R_1 \cdot R_F}{R_1 + R_F}$$

Kita akan memperoleh tegangan keluaran offset keluaran yang disebabkan  $V_1$  dan  $V_2$  dalam bentuk  $I_{B1}$ ,  $I_{B2}$  dan  $R_F$  dalam bentuk persamaan :

$$V_{oIB2} = - R_F \cdot I_{B2}$$

Tanda minus disini dipakai karena  $V_2$  adalah tegangan pada terminal masukan inverteng. Tegangan offset keluaran  $V_{oIB2}$  diakibatkan oleh tegangan  $V_2$  yang hanya dalam bentuk  $I_{B2}$  dan  $R_F$ . Sama dengan ini tegangan offset keluaran  $V_{oIB1}$  diakibatkan oleh  $V_1$  yang hanya berbentuk  $I_{B1}$  dan  $R_F$ , yaitu

$$V_1 \cdot (1 + R_F/R_1) \quad (2-4)$$

dimana  $V_1$  = tegangan terminal input noninverting.

$$(1 + R_F/R_1) = \text{gain penguat noninverting.}$$

Dengan mensubstitusikan persamaan 2-4 harga  $V_1$  dari persamaan 2-9 kita peroleh :

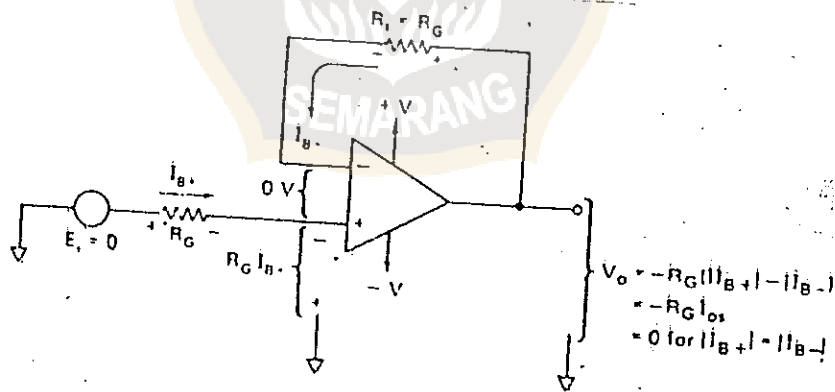
$$V_{oIB1} = R_{OM} \cdot I_{B1} (1 + R_F/R_1) \quad (2-5)$$

$$\begin{aligned} &= \frac{R_1 \cdot R_F}{R_1 + R_F} \cdot I_{B1} \cdot \frac{R_1 + R_F}{R_1} \\ &= R_F \cdot I_{B1} \quad (2-6) \end{aligned}$$

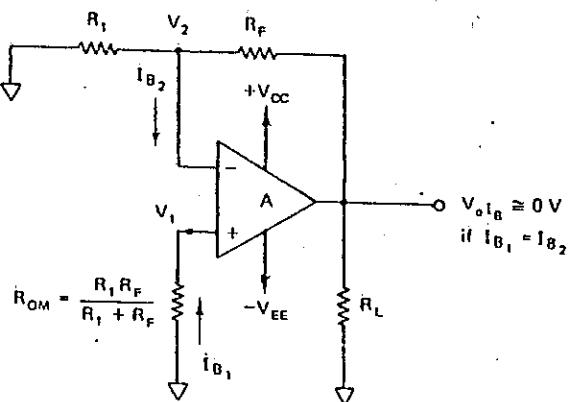
Harga maksimum tegangan offset keluaran karena  $I_{B1}$  dan  $I_{B2}$

$$\begin{aligned}
 V_{oIB1} + V_{oIB2} &= R_F \cdot I_{B1} - R_F \cdot I_{B2} \\
 &= R_F (I_{B1} - I_{B2}) \\
 V_{oIio} &= R_F \cdot (I_{io})
 \end{aligned}$$

dimana  $V_{oIB1} + V_{oIB2} = V_{oIio}$  adalah tegangan offset keluaran karena  $I_{io}$  dan  $I_{io} =$  harga mutlak  $I_{B1} - I_{B2}$ , arus offset masukan. Untuk memperoleh nilai arus offset masukan  $I_{io}$  banyaknya tegangan offset keluaran  $V_{oIio}$  tergantung pada nilai resistor umpan balik  $R_F$ .  $V_{oIio}$  juga merupakan tegangan dc dan dapat positif atau negatif dengan masing-masing di-ground-kan. Karena  $I_{io}$  umumnya sangat lebih kecil daripada  $I_B$  offset keluaran yang disebabkan oleh  $I_{io}$  selalu lebih kecil daripada yang disebabkan oleh  $I_B$ .



Dambar 2-2 Arus Offset Masukan



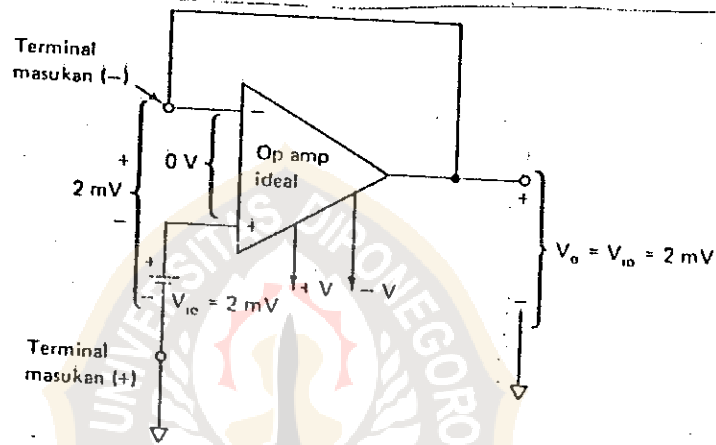
172

Gambar 2-3 Penurunan Arus Offset Masukan

### 2.1.3. Tegangan Offset Masukan

Tegangan offset masukan  $V_{io}$  adalah tegangan offset masukan differensial yang keluar diantara 2 terminal masukan Op Amp tanpa adanya masukan luar yang diberikan. Dengan kata lain banyaknya tegangan input yang harus diberikan diantara 2 terminal masukan untuk membangkitkan tegangan keluar agar 0. Kita akan menunjukkan tegangan offset keluaran yang disebabkan oleh ketidakseimbangan diantara 2 terminal masukan. Meskipun semua komponen terpadu dalam IC yang sama, tidaklah mungkin mempunyai 2 transistor pada bagian masukan penguat differensial dengan karakteristik yang sama. Ini berarti bahwa arus kolektor pada transistor -

transistor ini tidak sama, yang mana akan menyebabkan perbedaan tegangan keluar dari bagian pertama. Keluaran di bagian pertama diperkuat oleh bagian berikutnya dan mungkin diperlemah oleh beberapa ketidakseimbangan diantara mereka. Oleh karena itu tegangan keluaran yang diakibatkan ketidakseimbangan diantara 2 terminal masukan yaitu offset keluaran  $V_{oo}$  ( gambar 2-4 ) memperlihatkan tegangan offset keluaran dalam Op Amp tanpa umpan balik.



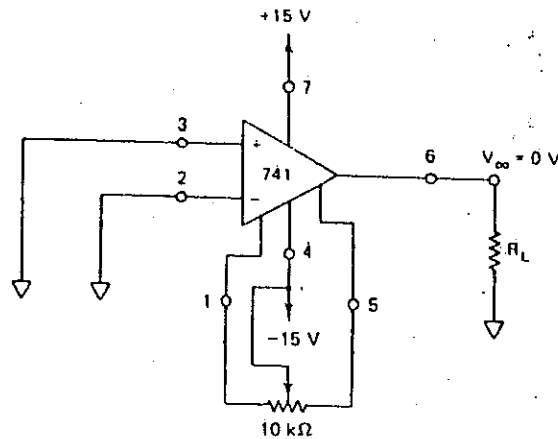
Dambar 2-4 (a) Tegangan offset masukan  
(b) Tegangan offset keluaran

Tegangan offset keluaran  $V_{oo}$  merupakan tegangan dc yang mungkin berpolaritas positif atau negatif tergantung pada keadaan perbedaan potensial diantara kedua terminalnya positif atau negatif. Tidaklah mungkin meramalkan polaritas tegangan offset masukan karena tergantung pada ketidakseimbangan diantara kedua terminal masukan.



Oleh karena itu pada lembar data harga tegangan offset masukan  $V_{io}$  dituliskan dengan harga absolut maksimum. Sebagai contoh sebuah Op Amp 741,  $V_{io}$  nya = 6 mV maksimum, yang berarti perbedaan potensial maksimal diantara kedua masukan sebesar 6 mV dc, yaitu tegangan pada terminal masukan noninverting berbeda sebesar 6 mV dc dengan tegangan pada terminal inverting. Tegangan offset masukan ini dapat membangkitkan tegangan offset keluaran  $V_{oo}$ . Oleh karena itu kita membutuhkan tegangan input differensial yaitu pololaritas koreksi untuk mengurangi tegangan offsekk keluaran  $V_{oo}$  ke nol.

Untuk mengurangi  $V_{io}$  ke nol, kita membutuhkan rangkaian pada terminal masukan dari Op Amp yang akan memberikan perolehan  $V_{io}$  pada amplitudo dan polaritas tepat. Sirkuit ini disebut rangkaian kompensasi tegangan offset masukan. Sebelum kita memasang rangkaian luar masukan pada Op Amp, dengan bantuan rangkaian kompensasi tegangan offset kita mengurangi tegangan offset keluaran  $V_{oo}$  menjadi nol, dalam keadaan ini Opamp disebut terbalans. Untuk Op Amp 741 pabrik menganjurkan agar potensio 10 Kilo Ohm dipasang pada pin offset nol yaitu pin 1 dan 5 dan wipernya dihubungkan ke suplai negatif (pin 4), seperti pada gambar 2-5.



Gambar 2-5 Rangkaian pengoffset nol

Untuk 741 dengan menvariasi posisi wiper potensimeter 10 Koli Ohm, kita mengembalikan ketidakseimbangan diantara terminal input invertng dan noninvertng Op Amp . Aturilah wiper ini sampai tegangan offset keluarannya ke nol.

## 2.2. Tipe Op Amp dan Konfigurasi Kemasan

### 2.2.1. Tipe Pengemasan

Konfigurasi kemasan Op Amp dapat dijelaskan sebagai berikut. Op Amp IC tersedia dalam empat kemasan yang lazim, seperti diperlihatkan dalam gambar 2-16(b). Kemasan tipe TO metal memiliki diameter kurang lebih 0,300 - 0.400 inci, tinggi kurang lebih 0,130 - 0,185 inci, dengan 8 - 10 kaki terminal dari alas tubuhnya. Kemasan datar mempunyai tubuh berbentuk persegi, dengan panjang - panjang sisi - sisinya 0,250 - 0,270 inci dan tebal

0,050 - 0,070 inci, biasanya disertai lima kaki dari masing - masing sisinya. Kemasan ini dapat berupa metal, glass, atau plastik. Kemasan DIP (Dual In Line = berjajar dua) terbuat dari metal, glass, keramik atau plastik. Ukurannya panjang 0,750 inci lebar 0,270 inci, dan tebal 0,190 inci, dengan tujuh buah pena mencuat kebawah dari kedua sisinya. Tipe DIP mini berukuran separuh ukuran DIP standar pena 14, pada masing - masing sisinya hanya dijumpai empat buah pena.

Identifikasi kaki terminal yang diperlihatkan gambar 2-16(b) sudah cukup jelas. Tegangan catu positif dihubungkan pada terminal +V, tegangan catu negatif dihubungkan pada terminal -V. Terminal masukan dan keluaran telah diperlihatkan dengan jelas. Terminal penyeimbang (adakalanya dirancang sebagai penolan offset) dihubungkan pada potensiometer untuk mengatur nol. Terminal -terminal yang ditandai dengan NC berarti tidak dihubungkan, disertakan dengan maksud untuk memperkuat tubuh kemasan.

#### 2.2.2. Tipe Op Amp

Op Amp sebenarnya telah lampau lahir. Tapi baru tahun 1963, ketika itu Fairchild Semiconductor mengeluarkan Op Amp IC pertama yang bermanfaat, yakni  $\mu A$  702, dari sinilah kecenderungan pemakaian

Op Amp IC mulai terbentuk. Sejak itu pabrik - pabrik solid state telah meningkatkan dan mengembangkan berbagai macam tipe Op Amp ke dalam spektrum pemakaian yang luas dari peranti -peranti yang ada sekarang ini. Beberapa Op Amp telah dikhususkan dan difabrikasi dalam konfigurasi rangkaian tertentu, seperti misalnya pembanding tegangan maupun pengikut tegangan. Karakteristik Op Amp terus menerus ditingkatkan dan pabrik - pabrik manapun yang membuatnya, Op Amp yang memiliki karakteristik serupa dikumpulkan dalam kelompok dan/atau tipe keluarga.

Op Amp serbaguna (kelompok I). Op Amp tipe ini memiliki GBP kurang lebih 1 MHz, penguatan cukup tinggi, impedansi masukan beberapa M $\Omega$ , dan dioperasikan pada catu daya sekitar - 5V sampai  $\pm 22V$ .

Keluarga 709. Op Amp IC  $\mu 709$  keluaran Fairchild telah mengalami peningkatan berarti dibandingkan  $\mu A 702$ , Op Amp ini telah menjadi standar industri pertama yang diakui dan masih digunakan hingga sekarang ini.  $\mu 702$  mempunyai kisar masukan modus sekutu yang amat terbatas, penguatan tegangan yang relatif rendah, dan memakai catu daya yang ganjil, seperti misalnya +12V dan -6V.  $\mu A 709$  telah mengatasi kekurangan kekurangan ini dan bekerja pada catu daya  $\pm 15V$ . Resistansi masukannya kurang lebih 250 k $\Omega$ . Resistansi keluarannya sekitar 150  $\Omega$ ,

penguatan tegangan kira - kira 45000, tapi tidak dilengkapi dengan pelindung singkat. Op Amp ini juga dihindangi masalah penguncian, yakni suatu nilai tertentu dari sinyal masukan modus sekutu akan mengemudikan keluaran pada level tegangan yang tetap nilainya. Yang termasuk anggota keluarga 709 antara lain : Fairchild  $\mu$ 709, Motorola MC1709, Nasional Semiconductor LM709, serta Texas Instrymens SN2709.

Keluarga 101. Langkah perbaikan berikutnya muncul pada tahun 1967, yaitu ketika National Semiconductor Corporation memperkenalkan LM 101. Rancangan ini telah mengatasi banyak kesulitan 709, disamping itu 101 juga telah meningkatkan penguatan menjadi 160000, serta menggunakan catu daya dari kisar  $\pm 5V$  sampai  $\pm 20V$ . Op Amp 101A, 107 dan 310A termasuk keluarga 101.

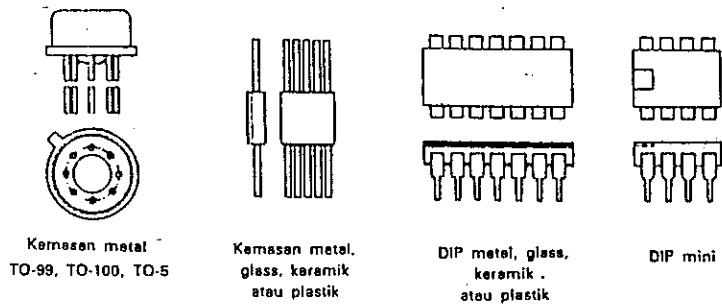
Keluarga 741. Pada tahun 1968, Fairchild Semiconductor memperkenalkan  $\mu$ A741, yakni Op Amp IC pertama yang dikompensasi secara internal. Op Amp ini menawarkan banyak keistimewaan yang amat mudah pemakaiannya : perlindungan beban lebih pada masukan dan keluaran, tak akan terjadi penguncian meskipun kisar modus sekutu terlampaui, seta bebas dari osilasi untuk kebanyakan konfigurasi rangkaian standar. 741 mungkin merupakan standar industri yang paling banyak dipakai saat ini. Op Amp tipe

ini banyak ditemukan di pasaran. Keluarga ini mencakup 741A, Op Amp rangkap 741, 748, LM148 (Op Amp 741 berempat), dan Op Amp rangkap 1558.

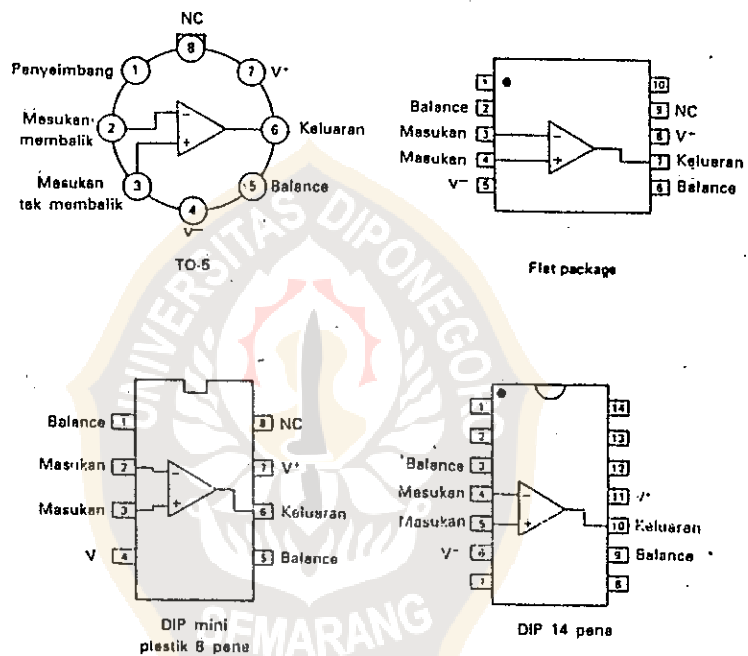
Banyak Op Amp serbaguna lainnya di pasaran yang elah mengalami peningkatan karakteristiknya atau pengkhususan fungsinya, yang sesungguhnya berasal dari keluarga - keluarga dasar yang disebutkan di atas. Kelompok dan keluarga lainnya lebih menonjolkan aspek impedansi masukan yang amat tinggi. Beberapa diantaranya menawarkan lebar jalur yang amat lebar dengan laju lantingan tinggi, sementara yang lain dirancang untuk beroperasi pada legangan dan arus besar. Kelompok kelompok tersebut secara umum diberikan dalam tabel 2-1.

keluarga	kegunaan	ciri yang menonjol
I	Serbaguna	Lebar-jalur lebih dari 1MHz
II	DC dan kinerja level rendah	Impedansi masukan cukup tinggi, arus bias kecil dll.
III	AC dan kinerja level tinggi	Lebar-jalur lebar dan laju lantingan tinggi
IV	Daya dan te - gangan tinggi	Mampu mengemudikan beban secara langsung
V	Peranti khusus	Khusus pada Op Amp, mudah diprogram dll.

Tabel 2-1 Kegunaan dan ciri khusus keluarga Op Amp

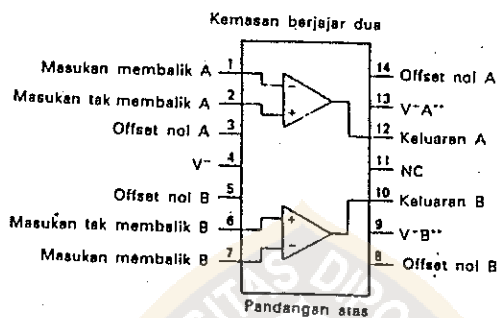
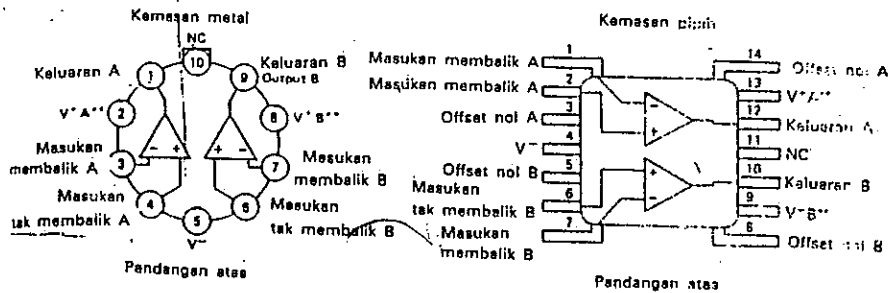


(a) Kemasan IC — pandangan atas/bawah dan samping

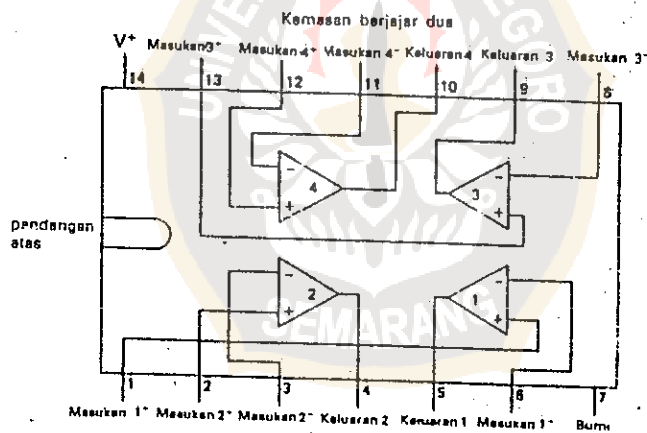


(b) Kemasan IC op-amp tunggal

Gambar 2-17 Kemasan Op Amp IC



(c) Kemasan IC op-amp rangkap



(d) Kemasan IC op-amp segiempat

Gambar -17 Lanjutan



### 2.3. Rangkaian Op Amp Dasar

Pada bagian ini akan mengulas prinsip-prinsip yang terkandung dalam rangkaian dalam rangkaian Op Amp dasar. Bila telah dikuasai prinsip-prinsip ini, berarti telah membangun landasan yang kokoh dalam menggubakan dan menguji rangkaian-rangkaian Op Amp yang lebih ruwet.

#### 2.3.1. Penguat Differensial

Fungsi dari suatu penguat differensial (disingkat DIFF AMP) pada umumnya adalah memperkuat selisih antara dua sinyal. Kebutuhan akan DIFF AMP timbul dalam banyak proses pengukuran fisis yang memerlukan tanggapan dari dc sampai ukuran Mega herzt. Sistem ini juga merupakan tahapan dasar dari suatu penguat Operasional Amplifier dengan masukan differensial.

Dalam gambar 2-18 diperlihatkan suatu alat linier dengan dua sinyal masuk  $V_1$  dan  $V_2$  dan satu sinyal keluar  $V_o$ , sinyal keluar seharusnya diberikan oleh

$$V_o = A_d (V_1 - V_2) \quad (2-7)$$

Dengan  $A_d$  sebagai simbol untuk bati penguat differensial. Jadi jelas bahwa setiap sinyal yang merupakan sinyal sekutu bagi kedua masukannya tidak akan mempengaruhi tegangan keluaran. Namun demikian, suatu DIFF AMP dalam kenyataannya tidak dapat memenuhi persamaan (2-7). Karena pada

umumnya, keluaran penguat tidak hanya bergantung pada sinyal selisih  $V_d$  dari dua sinyal, tetapi juga bergantung pada tingkat tegangan rata-rata yang disebut sinyal rsgan sekutu menurut persamaan :

$$V_d = V_1 - V_2 \quad (2-8)$$

Penguat Operasional harus dapat menunjukkan perolehan sampai ke frekuensi nol. Penguat gandeng langsung (dc) demikian tidak dapat menggunakan kapasitor penahan, karena hal ini akan menurunkan penguatan sampai nol pada  $f = 0$ . Kapasitor pintas yang besar harus dihindarkan dengan rangkaian monolitik.

Dalam sebuah penguat arus searah ( dc ) setiap perubahan di salam nilai dari parameter rangkaian ( misalnya akibat perubahan suhu ) mengakibatkan perubahan tegangan keluar, bahkan walaupun masukan teap konstan. Berbagai teknik telah digunakan untuk mengurangi getaran dalam keluaran tersebut, dan yang lebih efisien. Penguat differnsial pada gambar 2-18 cocok untuk digunakan sebagai tingkat masukan untuk sebuah Op Amp, getarannya kecil karena konstruksi rangkaian terpadunya yang simetris, yang dapat dirancang untuk mendapatkan resistansi masuk yang tinggi, dan mempunyai dua masukan ( terminal pembalik dan bukan pembalik), CMRR yang tinggi dan banyak sifat - sifat yang lain yang mendekati karakteristik ideal.

masuk yang tinggi, dan mempunyai dua masukan ( terminal pembalik dan bukan pembalik), CMRR yang tinggi dan banyak sifat - sifat yang lain yang mendekati karakteristik ideal.

Jika resistansi emiter  $R_e$  besar, maka perbandingan penokakan mode umum besar untuk rangkaian pada gambar 2-18. Pernyataan ini dapat dibenarkan sebagai berikut :

Jika  $V_{s1} = V_{s2} = V_s$ , maka dari persamaan

$$V_d = V_1 - V_2 \quad \text{dan}$$

$$V_c = 1/2 ( V_1 + V_2 )$$

kita dapatkan  $V_d = V_{s1} - V_{s2} = 0$  dan  $V_o = V_c V_s$ . dan kalau  $R_e$  tak terhingga,  $I_o$  mendekati nol, dan karena simetris dari gambar 2-18 kita dapatkan  $I_{e1} = I_{e2} = 0$ . Jika  $I_{B2}$  jauh lebih kecil dibanding  $I_{c2}$ , maka  $I_{c2} = I_{e2}$  dan hal ini mengakibatkan bahwa  $V_o = 0$ . Karena itu perolehan mode umum  $A_c$  menjadi sangat kecil, dan perbandingan penolakan mode umum sangat besar untuk harga  $R_e$  yang sangat besar dan rangkain simetris.

### 2.3.2. Inverting Amplifier

Sebuah Operasional Amplifier dapat disusun sebagai penguat membalik yaitu akan menjangkitkan

tegangan yang lebih besar pada keluarannya. Penguat Op Amp memiliki penguatan yang relatif linier, Keluarannya dikendalikan sebagai fungsi daripada masukan. Penguat membalik Op Amp dasar diperlihatkan dalam gambar 2-17.

Penguatan Op Amp dapat dikendalikan oleh jaringan pembagi resistif luar dalam nodus tertutup. Penyusunan l<sub>up</sub> tertutup demikian ini disebut umpan balik negatif (negeratif). Tegangan dengan fasa yang berlawanan pada keluaran dibalikkan lagi pada masukan membalik, sehingga cenderung melawan tegangan masukan aslinya. Tegangan umpan balik amat mengurangi pengaruh tegangan masukan dan tetap mempertahankan masukan membalik dekat - dekat pada 0 V. Tentu saja tegangan umpan balik tidak begitu saja dapat menghapuskan tegangan masukan, karena itu berarti menghilangkan umpan balik itu sendiri. Dengan perkataan lain, dalam rangkaian ini tidak terjadi perubahan mencolok. Tapi, hanya ada sedikit perubahan, katakanlah dalam ordo milivolt pada masukan membalik. Perubahan ini diperkuat oleh penguatan Op Amp yang amat tinggi untuk menjangkitkan perubahan tegangan pada keluarannya. Penguat tegangan rangkaian ditentukan menurut :

$$A_v = \frac{V_{out}}{V_{in}} \quad (2-13)$$

Sementara faktor penguatan dalam modus lup tertutup untuk pengut membalik dinyatakan dalam :

$$A_v = - \frac{R_f}{R_{in}} \quad (2-14)$$

Tegangan keluaran diperoleh dengan jalan mengalikan tegangan masukan yang diketahui dengan faktor penguatan, atau ;

$$\begin{aligned} V_{out} &= - (A_v V_{in}) \\ &= - \frac{R_f}{R_{in}} V_{in} \end{aligned} \quad (2-15)$$

Tanda minus diabaikan dalam perhitungan dan hanya menunjukkan bahwa keluaran berlawanan fasa terhadap masukannya.

Dalam gambar 2-17 diperlihatkan pula hubungan tegangan masukan dengan keluaran, tegangan keluaran menunjukkan efek penguatan ini dengan polaritas yang tepat untuk penguat membalik. Rangkaian penguat membalik sederhana ini adalah awalan untuk mempelajari berikutnya.

Karena impedansi masukan Op Amp dianggap besar sekali atau malahan tak berhingga, maka praktis tak akan ada arus yang dapat mengalir kedalam atau keluar terminal masukan. Karena itu  $I_{in}$  itu harus melewati  $R_F$  dan ini diperlihatkan oleh  $I_F$  (arus umpan balik). Karena  $R_{in}$  dan  $R_F$  seri, maka  $I_{in} = I_F$  tapi karena  $R_F$  10 kali lebih besar daripada  $R_{in}$  dan arus  $I_{in} = I_F$  maka nestinya tegangan jatuh pada  $R_F$  10 kali lebih besar. Rangkaian internal Op Amp disetel untuk memenuhi hal itu, keluaran akan berayun  $-10V$  (perhatikan bahwa polaritas -polaritasnya memastikan bahwa arus mengalir dalam arah yang sama). Karena tak ada arus yang dapat melintas ke dalam atau keluar terminal masukan membalik, sedangkan  $R_{in}$  dan  $R_F$  masing - masing membagikan jatuh tegangan diantara  $V_{in}$  dan  $V_{out}$ , maka tegangan pada titik penghubung kedua resistor ini adalah 0V. Titik ini biasanya disebut sebagai buni senu. Tegangan keluaran  $V_{out}$  adalah tegangan yang melintasi  $R_F$  dan  $I_F$  dapat dibuktikan melalui rumus :

$$I_F = - \frac{V_{out}}{R_F} \quad (2-16)$$

$$\begin{aligned} \text{Bila } I_{in} &= I_F \\ - \frac{V_{in}}{R_{in}} &= - \frac{V_{out}}{R_F} \end{aligned}$$

Dengan menyusun kembali persamaan ini diperoleh :

$$-\frac{V_{out}}{V_{in}} = -\frac{R_F}{R_{in}} \quad (2-17)$$

Selanjutnya penguatan tegangan setiap tahapan penguat membalik dapat dinyatakan sebagai :

$$A_v = -\frac{V_{out}}{V_{in}}$$

karena itu

$$A_v = -\frac{R_F}{R_{in}}$$

Faktor penguatan tahapan penguat membalik Op Amp adalah perbandingan resistor - resistor luar  $R_F$  dan  $R_{in}$ .

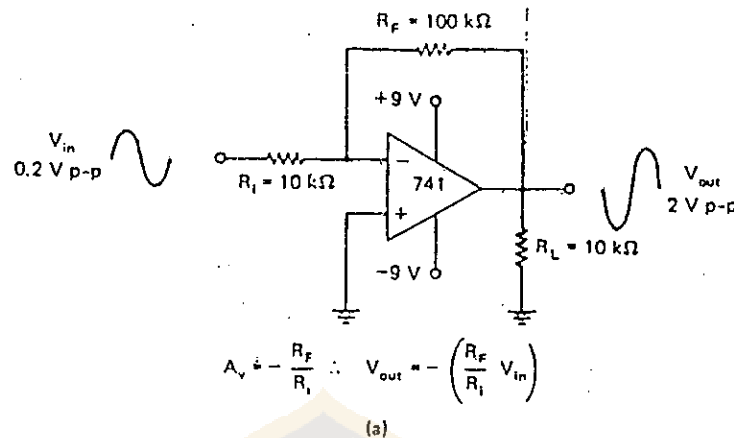
Arus beban  $I_L$  mengalir keluar menuju bumi dan besarnya ditentukan oleh resistor beban  $R_L$  melalui hubungan :

$$I_L = \frac{V_{out}}{R_L} \quad (2-18)$$

Dengan demikian arus total yang dicatu oleh Op Amp dapat dinyatakan sebagai :

$$I_{out} = I_F + I_L$$

Bila polaritas  $V_{in}$  dibalik (dibuat negatif),  $V_{out}$  menjadi positif dan arus akan mengalir ke dalam Op Amp.



Gambar 2-10 Penguat Membalik

### 2.3.2. Noninverting Amplifier

Op Amp dapat dipakai sebagai penguat tak membalik sebagaimana terlihat dalam gambar 2-35. Dalam konfigurasi rangkaian ini umpan balaik yang digunakan untuk mengatur penguatan tetap diberikan pada masukan membalik, tapi  $V_{in}$  diberikan pada masukan tak membalik. Tegangan keluaran akan sefasa dengan tegangan masukan untuk rangkaian ini.

Resistor - resistor  $R_F$  dan  $R_{in}$  membentuk jaringan pembagi resistif untuk memberikan tegangan



umpan balik ( $V_A$ ) yang diperlukan pada masukan membalik. Tegangan umpan balik ( $V_A$ ) dibentuk pada  $R_{in}$ . Karena tegangan pada membalik cenderung menyamai masukan tak membalik, maka untuk praktisnya diambil :

$$V_{in} = V_A$$

Karena  $V_A = V_{in}$ , penguatan tahapan dinyatakan sebagai

$$A_v = \frac{V_{out}}{V_{in}}$$

Tapi,  $V_A$  ditentukan oleh perbandingan  $R_{in}$  dan  $R_F$  maka

$$V_A = R_{in} / R_F + R_{in} \cdot (V_{out})$$

Bila persamaan di atas kita susun kembali sehingga tegangan ada pada satu sisi, hasilnya adalah :

$$\frac{V_A}{V_{out}} = \frac{R_{in}}{R_F + R_{in}} \quad (2-19)$$

Dengan membalikkan persamaan dan menyederhanakannya, kita dapatkan :

$$\frac{V_{out}}{V_A} = \frac{R_F + R_{in}}{R_{in}}$$

$$\frac{V_{out}}{V_A} = \frac{R_F}{R_{in}} + \frac{R_{in}}{R_{in}}$$

$$\frac{V_{out}}{V_A} = \frac{R_F}{R_{in}} + 1 \quad (2-20)$$

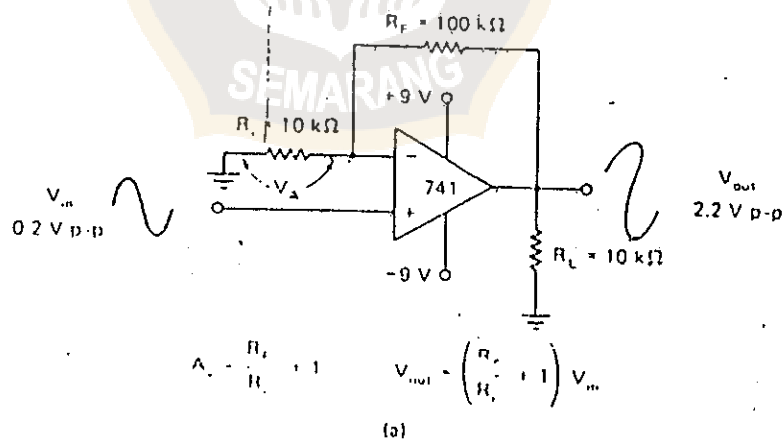
Rumus penguatan tegangan adalah

$$A_v = \frac{V_{out}}{V_A}$$

maka  $A_v = R_F / R_{in} + 1 \quad (2-21)$

Akhirnya, tegangan keluaran dapat dihitung dari

$$V_{out} = \left( \frac{R_F}{R_{in}} + 1 \right) V_{in} \quad (2-22)$$



Gambar 2-10 Penguat tak membalik