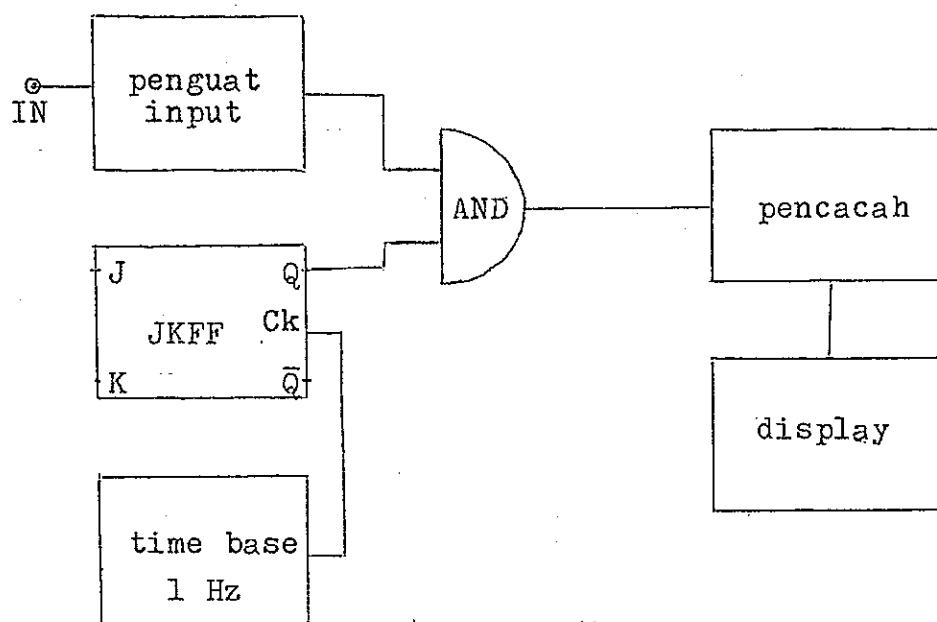


BAB III

PERANCANGAN

3.1. BLOK DIAGRAM

Pencacah frekuensi yang akan di desain mempunyai daerah pengukuran dari 40 Hz sampai dengan 32 MHz. Daerah pengukuran ini dibagi menjadi dua jangkauan (range) yaitu Hz dan MHz. Jangkauan Hz untuk mengukur frekuensi dari 40 Hz sampai 999999 Hz, dan jangkauan MHz untuk mengukur dari 100 Hz sampai 32 Mhz. Kedua jangkauan ini diperoleh dengan menekan tombol mode.



Gambar 3.1. Blok Diagram Dasar pencacah frekuensi

Hasil perhitungan akan ditampilkan oleh LED Seven Segmen. Untuk menampilkan angka secara serempak dibutuhkan banyak kabel (tiap 1 Seven Segmen ada

9 kabel jadi untuk 6 Seven Segmen dibutuhkan 9×6 kabel), maka untuk mengurangi banyaknya kabel, tampilan tidak akan lakukan secara serempak tapi satu persatu waktu pergeseran penyalaan adalah 0,001 detik sehingga untuk menampilkan 1 frame lengkap 6 digit diperlukan waktu 6 ms atau setara dengan 166 frame tiap detik, pada kecepatan ini mata tidak akan melihat led seven segmen yang berkedip karena kecepatan maksimum yang bisa diikuti mata adalah 25 frame tiap detik.

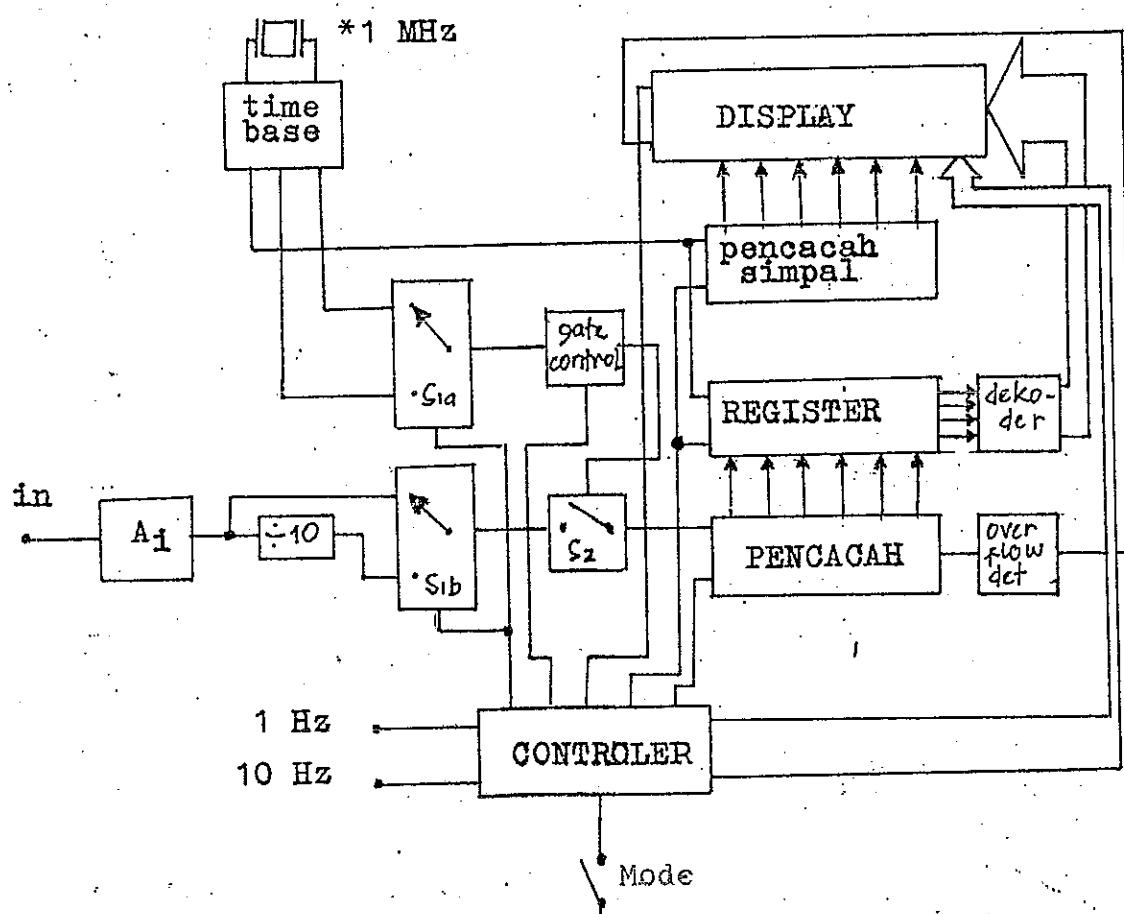
Blok diagram dari pencacah frekuensi ini terlihat pada Gambar 3.1. Input pulsa yang akan dihitung dimasukkan melalui penguat input A₁.

Time base akan membangkitkan pulsa-pulsa dengan frekuensi 1 Hz, 10 Hz, 1 KHz dan 1 MHz. Time base pada pencacah ini menggunakan osilator kristal.

S1a dan S1b adalah saklar pemilih elektronik yang dikontrol oleh pengontrol, perpindahan saklar S1a dan S1b secara bersamaan, artinya bila S1a terhubung ke 1 maka S1b pun terhubung ke 1. Gate control mengontrol tertutup dan terbukanya S2, input dari gate control ada 2 yaitu set-up dan output dari S1a. Input Set-up akan menyebabkan gate controller siap untuk menutup S2 dan input yang lain (merupakan output dari S1a) menentukan lamanya S2 menutup.

Blok pengontrol mempunyai tiga input, masing-masing pulsa 1 Hz, 10 Hz dan mode. Outputnya antara lain 'SELECT', 'SET-UP', DPZ, 'RESET', 'LOAD' dan pointer (menunjukkan jangkauan yang sedang digunakan dari keempat jangkauan, yang masing-masing ditunjukkan oleh sebuah led).

Overflow detektor berguna bila jangkauan yang kita pilih ternyata tidak cukup, maka overflow detektor ini akan menyalakan indikator overflow pada display.



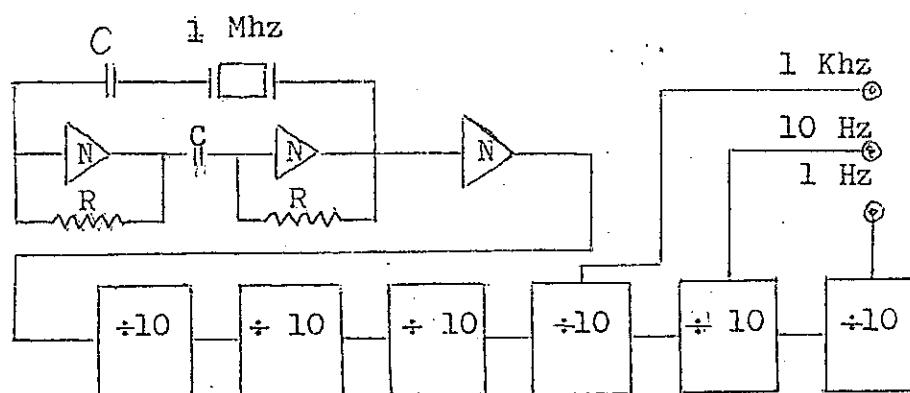
Gambar 3.2. Diagram lengkap Blok Pencacah Frekuensi

Rangkaian display terdiri dari Paralel input Serial output shift register, Binary code Desimal to seven segmen dekoder, dan 6 bit Pencacah simpal.

3.2. RANGKAIAN

3.2.1. Time Base dan Divider

Rangkaian lengkap dari time base terlihat pada gambar 2, time base ini menggunakan kristal 1 Mhz sebagai referensinya. N1, N2, N3, dan kristal 1 Mhz merupakan osilator persegi dengan frekuensi 1 Mhz, kestabilan frekuensi osilator ini cukup bagus. Untuk mendapatkan gelombang persegi dengan frekuensi 1 Hz, digunakan pembagi 10 berjajar 6 (sehingga didapatkan pembagi 1.000.000). Output dari time base ini ada 3 buah yaitu frekuensi 1 kHz digunakan sebagai pulsa shift dari register dan Pencacah simpal, Frekuensi 10 Hz sebagai pulsa pengontrol gate control untuk jangkauan MHz dan pulsa 1 Hz sebagai pulsa pengontrol gate control untuk jangkauan Hz.



Gambar : 3.2. Rangkaian lengkap time base

3.2.2. Rangkaian pengontrol

Rangkaian lengkap dari pengontrol bisa dilihat pada gambar 3.4. pengontrol dibentuk oleh dua buah JKFF, 1 buah pembagi 10 dan 2 buah saklar 4 ke 1 saluran.

Bila kita pilih jangkauan Hz, input clock dari decade counter (CD 4017) dihubungkan pada out 10 Hz, ini berarti pergantian Q1 ke Q2 menjadi high dan seterusnya adalah 0,1 detik. Output dari decade counter yang digunakan yaitu :

- Q1 digunakan untuk membangkitkan pulsa load
- Q2 digunakan untuk membangkitkan pulsa reset
- Q3 digunakan untuk membangkitkan pulsa set-up

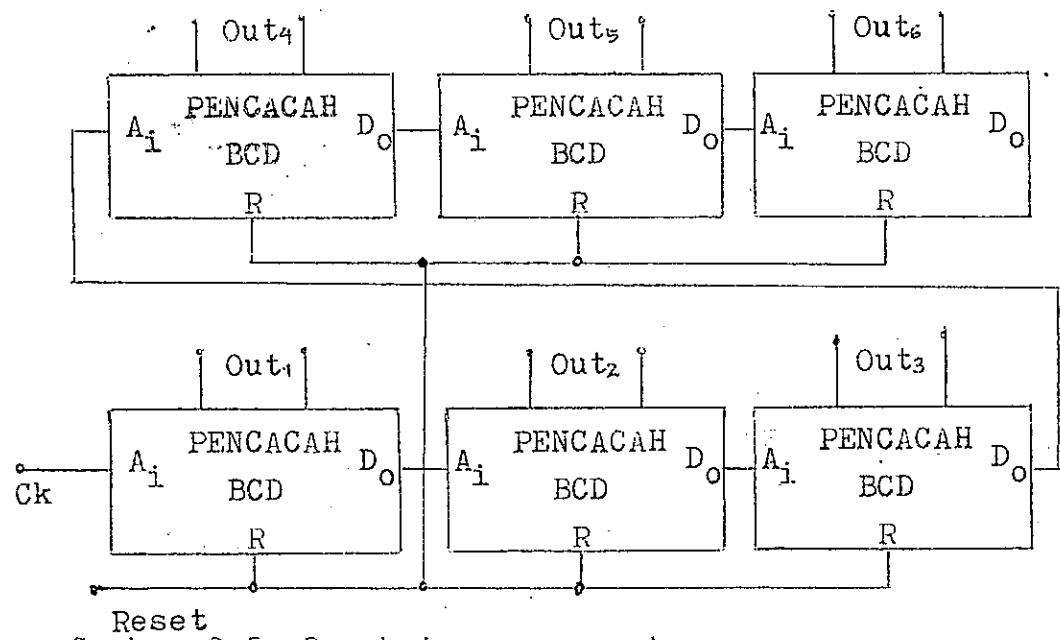
Dengan menghubungkan Q4 ke clock enable, maka pada clock ke 4 Q4 akan tetap high walaupun ada clock masuk. Keadaan ini akan berubah bila pada input reset diberikan "1", dan menyebabkan Q0 menjadi "1", setelah 0,1 detik Q0 menjadi "0" dan Q1 menjadi "1" dan seterusnya sampai diam pada Q4.

Input J dan K dari FF1 dan FF2 dihubungkan dengan Q1, output Q2 dihubungkan dengan input clock FF1 dan input reset decade counter. Pada jangkauan Hz ini, input clock dari FF1 dan FF2 adalah 1 Hz. Pada saat Q2 "1" atau Q2 "0", decade counter akan terreset, dengan "1" nya Q2, maka strobe b1 menjadi "0" sehingga data input multipleks akan tergantung dari kondisi select.

3.2.3. Pencacah BCD

Pencacah yang digunakan pada pencacah frekuensi ini adalah Pencacah BCD tak sinkron berjajar. 6 sehingga mempunyai data output sebanyak 6×4 bit (1bit desimal dinyatakan oleh 4 bit biner). Kelebihan dari pencacah ini dibandingkan dengan pencacah sinkron adalah untuk rangkaianya lebih sederhana, hal ini disebabkan karena tidak setiap Flip-Flop menerima pulsa clock setiap terjadi pulsa masuk. Tabel pencacahan dan rangkaian dari pencacah BCD tak sinkron 1 bit desimal ini dapat dilihat pada bab II.

Rangkaian lengkap dari pencacah 6 Digit dalam kode BCD ini dapat dilihat pada gambar 3.4. Pencacah ini dibentuk oleh 6 buah Pencacah BCD , Input reset semua pencacah ini dijadikan satu, ini berarti keenam decade pencacah direset bersamaan.



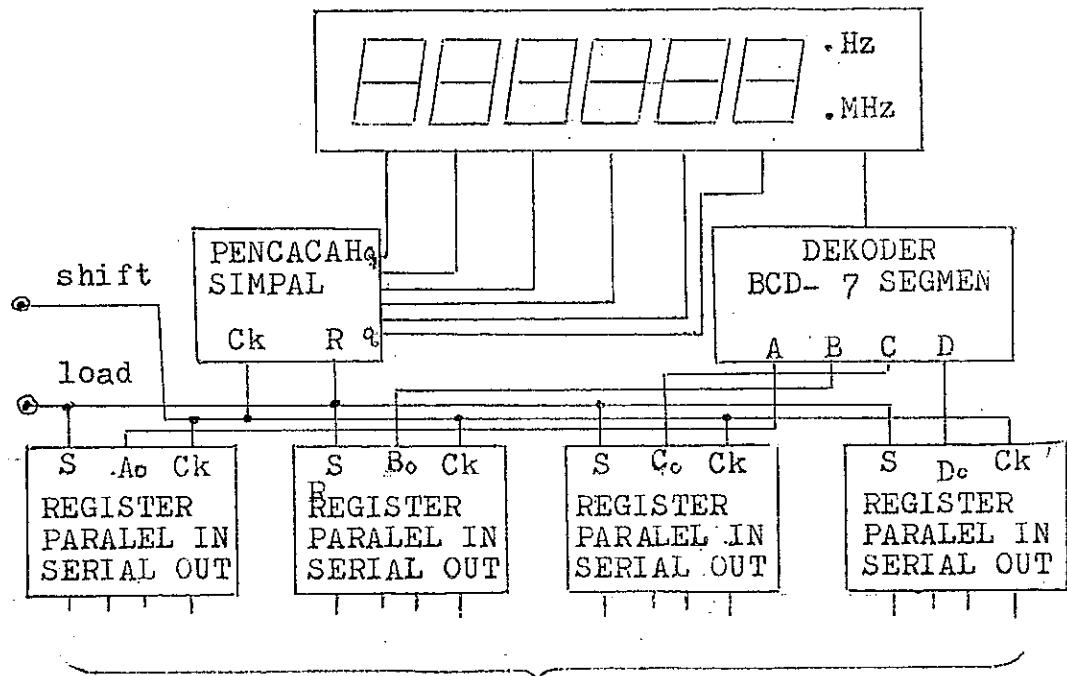
Gambar 3.5. Rangkaian pencacah

3.2.4. Display

Rangkaian lengkap dari display dapat dilihat pada gambar 3.5. Rangkaian display ini dibentuk oleh 6 bit paralel input serial output register, pencacah simpal , BCD to seven segmen dekoder dan led seven segmen common anoda. Setelah pencacah selesai melakukan perhitungan controller mengeluarkan pulsa load. Dengan adanya pulsa ini berarti menggantikan isi dari register dengan data yang baru hasil perhitungan oleh pencacah BCD. Bersamaan dengan itu pula decade counter direset yang menyebabkan Q0 menjadi "1". Pada keadaan ini input dari dekoder BCD to seven segmen berasal dari output pencacah BCD yang pertama, dan yang menyala adalah LED pertama.

Setelah adanya pulsa shift data input dari BCD to seven segmen dekoder berganti menjadi data output dari pencacah BCD yang kedua, dan LED yang menyala adalah LED yang kedua. Keadaan ini akan berulang sampai adanya pulsa load lagi.

Transistor-2 sampai transistor-8 digunakan sebagai buffer dari pencacah simpal. Dengan menghubungkan Q6 dari pencacah simpal 6 bit ke input reset akan menyebabkan terresetnya pencacah simpal 6 bit. Transistor-1 akan mereset pencacah simpal walaupun belum mencapai hitungan ke 6, bila ada pulsa load.



Input 4X6 bit dari pencacah

Gambar : 3.6. Rangkaian lengkap dari display