

Catu Daya Tegangan DC Variabel dengan Dua Tahap Regulasi (*Switching* dan Linier)

Zuli Istataqomawan*) Darjat**) Agung Warsito**)
Teknik Elektro Universitas Diponegoro
Jl. Prof. H. Soedarto, S.H. Tembalang Semarang
Telp/Faks: 024 746 0057

Abstrak

Regulator Linier mempunyai keluaran dengan tegangan riak yang kecil namun mempunyai efisiensi yang rendah. Regulator pensaklaran (*switching*) beroperasi dengan efisiensi tinggi namun mempunyai tegangan riak yang besar. Disini dirancang suatu catu daya dua tahap regulasi. Regulator pensaklaran (*switching*) topologi konverter forward dua saklar (*MOSFET* daya) dengan pengendalian lebar pulsa ragam arus (*IC UC3844*) sebagai regulator awal (*preregulator*) bertujuan untuk mengumpangkan tegangan ($2V + \text{tegangan output}$) bagi regulator akhir agar beroperasi dengan efisiensi. Regulator linear dengan komponen utama rangkaian terpadu regulator linier dengan dropout rendah (*LDO LT1083* sebagai regulator akhir (*post regulator*)).

Hasil pengujian pada tegangan keluaran diatur $24V$ menunjukkan bahwa regulator linier dapat melemahkan tegangan riak keluaran regulator pensaklaran sebesar $58,387dB$ ($-40,31dB$ menjadi $-98,702dB$). Efisiensi rata-rata regulator pensaklaran = $84,978\%$, regulator linier = $92,304\%$, dan efisiensi catu daya keseluruhan = $78,457\%$. Tegangan keluaran catu daya dapat diatur, namun baik regulator pensaklaran dan linier mempunyai efisiensi tertinggi pada tegangan keluaran $24V$ beban maksimal. Disamping dapat melemahkan tegangan riak, regulator linier sebagai regulator akhir memberikan perbaikan pada regulasi beban (dari $1,365\%$ menjadi $0,599\%$) dan regulasi saluran (dari $0,16\%$ menjadi $0,022\%$) dari regulator pensaklaran.

Kata Kunci: Regulator linier, low drop out, regulator pensaklaran, kendali ragam arus.

I PENDAHULUAN

Rangkaian catu daya berfungsi untuk menyediakan arus dan tegangan tertentu sesuai dengan kebutuhan beban dari sumber daya listrik yang ada. Untuk mencukupi kebutuhan beban DC dari jala-jala, diperlukan suatu rangkaian catu daya yang mengubah tegangan AC ke DC. Biasanya dilakukan dengan suatu rangkaian penyearah yang terganggu dengan trafo untuk mendapatkan tegangan yang sesuai. Kemudian untuk mengkompensasi perubahan tegangan jala-jala dan beban, rangkaian catu daya dilengkapi dengan suatu regulator atau pengatur tegangan.

Regulator linier melalui transistor yang terpasang secara seri mengalihkan daya dari tegangan masukan (V_i) menjadi tegangan keluaran (V_o) secara kontinu. Dalam operasi tersebut, regulator linier mendisipasi daya. Semakin besar perbedaan V_i dan V_o maka akan semakin besar daya yang terdisipasi sehingga hal ini membatasi efisiensi regulator linier.

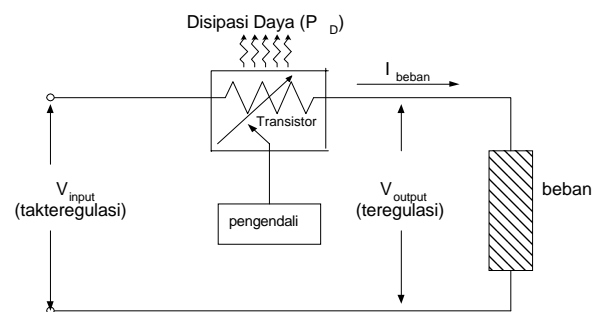
Regulator pensaklaran menggunakan transistor daya dalam ragam *switching* (sebagai saklar) untuk menyimpan energi ke dalam induktor dan kapasitor yang kemudian disalurkan kepada beban. Catu daya dengan regulator pensaklaran yang beroperasi frekuensi tinggi lebih efisien, lebih ringan, dan mempunyai volume yang lebih kecil dibanding catu daya dengan regulator linier yang terganggu trafo $50Hz$. Namun regulator pensaklaran mempunyai riak yang lebih besar pada keluarannya bila dibandingkan dengan regulator linier. Hal ini disebabkan operasi *switching* di dalam rangkaian itu sendiri^[5].

Disini akan dibahas perancangan suatu catu daya dengan dua tahap regulasi. Regulator pensaklaran sebagai regulator awal (*preregulator*) dan regulator linier sebagai regulator akhir (*post regulator*). Tujuan utama perancangan adalah untuk mengetahui karakteristik dari catu daya dengan dua tahap regulasi terutama dalam persentase regulasi, efisiensi, dan tegangan riak pada keluaran.

II DASAR TEORI

2.1 Regulator Linier^[13]

Regulator tegangan linier terdiri atas jaringan pembangkit tegangan acuan, jaringan pengendali dan komponen elektronika daya. Pembangkit tegangan acuan menyediakan tegangan acuan yang tidak terpengaruh perubahan tegangan masukan dan tidak terpengaruh pada perubahan suhu. Bagian kendali membentuk pola ikal tertutup yang terdiri dari jaringan umpan balik, penguat selisih, dan penguat kesalahan. Komponen elektronika daya berupa transistor bipolar atau FET melewati daya secara seri sehingga sering disebut sebagai komponen pelewat seri. Prinsip kerja regulator linier diperlihatkan pada gambar berikut:



Gambar 2.1 Prinsip Kerja Regulator Linier

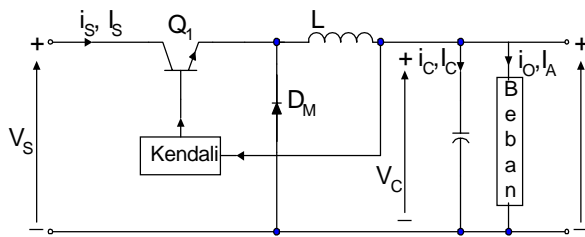
Keluaran bagian kendali mengemudikan konduktifitas komponen elektronika daya. Bila tegangan keluaran kurang dari yang diharapkan, pengendali akan meningkatkan konduktivitas komponen elektronika daya sehingga tegangan keluaran naik. Sebaliknya jika tegangan keluaran terlalu tinggi pengendali akan mengurangi konduktivitas komponen daya sehingga tegangan keluaran turun.

2.2 Regulator Pensaklaran (Switching)

Regulator pensaklaran pada dasarnya adalah rangkaian konverter DC ke DC yang dilengkapi dengan sistem umpan balik. Rangkaian konverter DC ke DC mengoperasikan transistor daya dalam ragam pensaklaran (*switching mode*). Pengaturan tegangan keluaran pada regulator pensaklaran dilakukan dengan mengubah *duty cycle* (D) dari komponen saklar.

2.2.1 Regulator Buck

Rangkaian regulator buck diperlihatkan seperti pada gambar 2.2. Operasi rangkaian dapat dibagi dalam dua kondisi^[9]



Gambar 2.2 Rangkaian Regulator Buck

Kondisi 1 berawal ketika Q_1 beralih ON saat $t = 0$. Arus input yang meningkat, mengalir melintasi induktor filter L , kapasitor filter C , dan tahanan beban R . Kondisi 2 berawal ketika Q_1 beralih OFF saat $t = t_1$. Dioda *freewheeling* D_m menghantarkan energi yang tersimpan dalam induktor dan arus induktor terus mengalir melintasi L , C , beban, dan dioda D_m . Arus induktor turun sampai transistor Q_1 beralih on lagi dalam siklus berikutnya.

Pada konverter buck dalam kondisi ideal, rasio peralihan M dari tegangan keluaran V_o terhadap masukan V_i sebanding dengan besar *duty cycle* D atau:

$$M = \frac{V_o}{V_i} = D \quad (2.1)$$

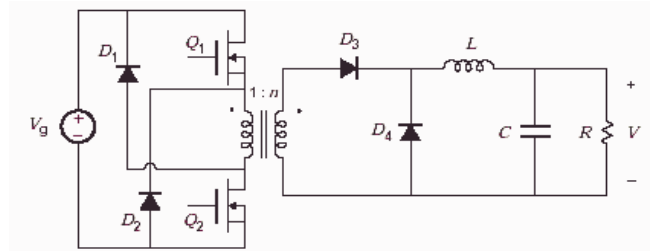
2.2.2 Konverter Forward dengan Dua Saklar

Dalam kebanyakan aplikasi, diinginkan untuk memisahkan keluaran konverter dengan jala-jala (*off-line*). Pemisahan ini dapat dilakukan secara sederhana dengan menghubungkan trafo 50 Hz pada terminal masukan tegangan AC catu daya. Namun penggabungan trafo ke dalam rangkain konverter dapat menghadirkan beberapa keuntungan, antara lain:^[14]

1. Mengurangi ukuran dan berat trafo.
2. Kinerja konverter lebih optimal. Tekanan tegangan dan arus pada transistor atau dioda dapat diminimalkan.
3. Dapat dihasilkan keluaran tegangan dc yang beragam.

Ragam konverter *buck* dengan trafo pemisah antara lain konverter *full-bridge*, *half-bridge*, *forward*, dan *push-pull*. Ragam konverter *forward* dengan dua transistor seperti tampak pada gambar 2.4. Setelah transistor beralih off, arus magnetisasi trafo membias maju dioda D_1 dan D_2 dan mengumpalkan tegangan $-V_g$ melintasi belitan primer, sehingga akan mereset trafo. Siklus tugas dibatasi hingga $D < 0,5$. Konverter ini mempunyai keuntungan yaitu:^[14]

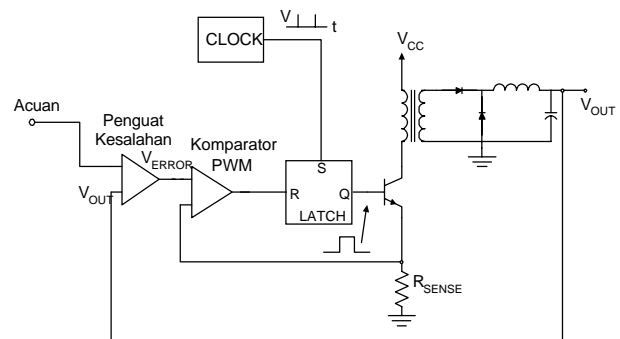
1. Tegangan bloking puncak dari transistor = V_g .
2. Trafo lebih sederhana karena mekanisme reset trafo telah dilakukan oleh dioda D_1 dan D_2 .



Gambar 2.3 Konverter Forward dengan Dua Saklar MOSFET

2.2.3 Pengendali Lebar Pulsa Ragam Arus

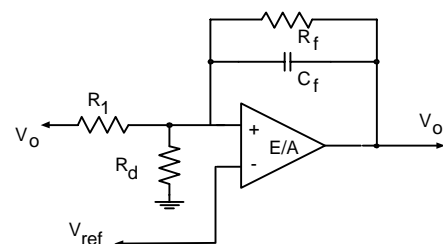
Pengendali lebar pulsa ragam arus pada aplikasi regulator forward seperti diperlihatkan pada gambar 2.4. Sinyal detak menandai terbentuknya pulsa. Berakhirnya pulsa terjadi ketika arus analog induktor mencapai suatu *threshold* yang ditetapkan sinyal eror. Dengan cara ini sinyal eror sebenarnya mengendalikan arus puncak induktor. Hal ini sangat berbeda dengan kendali ragam tegangan dimana sinyal eror secara langsung mengendalikan lebar pulsa tanpa memperhatikan arus induktor.



Gambar 2.4 Kendali Ragam Arus pada Regulator Forward

Beberapa keuntungan diperoleh dari penggunaan kendali ragam arus^[14, 15].

1. Rangkaian kendali dengan seketika mengoreksi perubahan tegangan masukan sehingga regulasi saluran lebih baik
2. Tanggapan frekuensi kendali ke keluaran merupakan tanggapan satu pole sehingga meningkatkan tanggapan dinamis terhadap perubahan beban.
3. Rangkaian kompensasi kesalahan lebih sederhana seperti diperlihatkan pada gambar 2.5.
4. Terdapat pembatasan arus pulsa demi pulsa memberikan operasi elemen magnetik dan semikonduktor yang optimal.

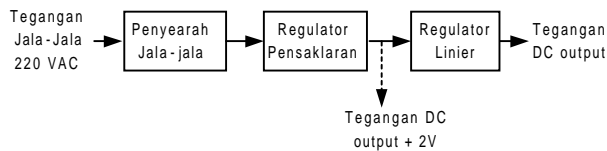


Gambar 2.5 Rangkaian Kompensasi Kesalahan pada Kendali Ragam Arus

Namun kendali ragam arus peka terhadap noise. Disamping itu terdapat ketidakstabilan pada umpanbalik arus saat duty cycle lebih dari 50%. Ketidakstabilan ini dapat diatasi dengan menambahkan suatu ramp buatan pada sinyal sensor arus.^[14, 15]

III. Perancangan Alat

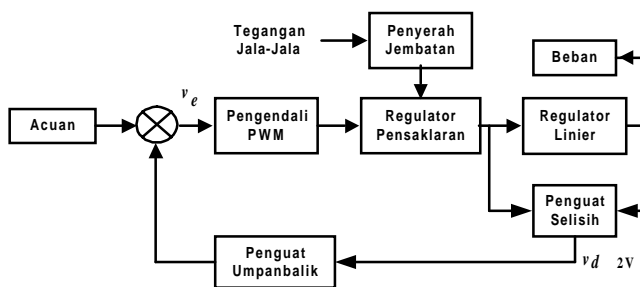
Konsep dasar rancangan catu daya dengan dua tahap regulasi seperti diperlihatkan pada gambar 3.1.



Gambar 3.1 Diagram Blok Catu Daya Dua dengan Tahap regulasi

Regulator pensaklaran berfungsi sebagai regulator awal untuk mengubah nilai tegangan jala-jala yang telah disearahkan ke nilai tegangan dimana regulator kedua (linier) dapat beroperasi, dalam rancangan ini 2 volt lebih besar dari tegangan output. Regulasi kedua adalah sebuah regulator linier yang dapat diatur yang akan menentukan tegangan akhir.

Kestabilan tahap akhir pada regulator linier telah dijamin oleh pabrik. Kestabilan regulator pensaklaran tercapai bila tegangan selisih v_d antara keluaran regulator pensaklaran dan keluaran regulator linier sebesar 2V. Untuk mengetahui selisih antara input dan output regulator linier dapat digunakan penguat selisih. Selanjutnya tegangan selisih v_d yang telah diperkuat diumpanbalikkan dan dibandingkan dengan tegangan acuan. Hasil perbandingan ini berupa sinyal kesalahan v_e yang digunakan untuk mengendalikan rangkaian PWM. Rangkaian PWM akan mengendalikan regulator pensaklaran dengan pulsa-pulsa yang lebarnya akan menentukan tegangan keluaran regulator pensaklaran. Diagram blok konsep pengaturan catu daya dengan dua tahap regulasi ini diperlihatkan pada gambar 3.2 berikut:



Gambar 3.2 Konsep Pengaturan pada Catu Daya dengan Dua Tahap Regulasi

3.1 Regulator Linier^[6]

Komponen utama yang digunakan dalam rangkaian linier ini adalah IC LT1083 buatan *Linier Teknologi*. LT 1083 adalah regulator dapat diatur yang dirancang untuk menyediakan arus maksimal 7,5A dengan efisiensi yang tinggi.

Pada beban minimum, semua rangkaian internal dirancang untuk dapat beroperasi pada tegangan masukan dengan selisih kurang dari 1 volt lebih besar dari tegangan

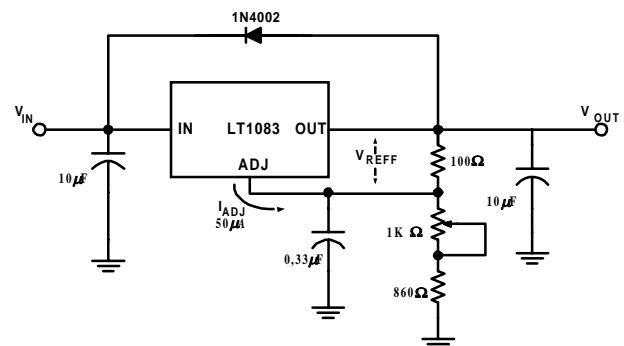
keluaran. Tegangan *dropout* tergantung sepenuhnya sebagai fungsi beban. *Dropout* pada beban maksimal = 1,5V. Arus *quiescent* dari LT 1083 mengalir ke beban, sehingga meningkatkan efisiensi.

LT1083 membutuhkan penggunaan kapasitor output sebagai bagian dari komponen kompensasi frekuensi. Penambahan kapasitor elektrolit aluminium 150 μF atau tantalum 22 μF pada keluaran akan menjamin kestabilan pada semua kondisi operasi. Untuk meningkatkan pelemahan riak, terminal pengatur di-bypass dengan kapasitor.

LT 1083 menyediakan suatu tegangan acuan 1,25V antara output dan terminal pengatur. Tegangan keluaran dapat diatur dengan nilai R_1 dan R_2 menurut persamaan berikut:

$$V_{OUT} \approx V_{REF} \left(1 + \frac{R_2}{R_1} \right) \quad (3.1)$$

Dari persamaan tersebut untuk nilai R_1 100 Ω dan tegangan output 24V maka nilai R_2 adalah 1820 Ω . Sedangkan untuk tegangan output 12V nilai R_2 adalah 860 Ω . Sehingga untuk mendapatkan tegangan output yang dibatasi dari 12V hingga 24V, R_2 dapat dibangun dari tahanan tetap 860 Ω dengan potensiometer 1K. Rangkaian lengkap dari regulator linier dengan LT1083 seperti diperlihatkan pada gambar 3.3.



Gambar 3.3 Rangkaian Regulator Linier dengan LT1083

3.2 Regulator Pensaklaran

Regulator yang digunakan dalam perancangan catu daya adalah regulator forward dengan dua saklar. Tegangan keluaran dari regulator pensaklaran adalah tegangan keluaran akhir ditambah tegangan jatuh yang diinginkan pada rangkaian regulator linier (2V). Spesifikasi rancangan rangkaian regulator pensaklaran ini adalah sebagai berikut:

1. Tegangan keluaran : 14-26 volt
2. Tegangan masukan : 220 VAC \pm 15 % volt
3. Arus maksimal : 7 A.
4. Daya keluaran maks : 182 Watt
5. Riak Arus : 1,4A (20 % dari I_o maks)
6. Riak Tegangan : 0,39 (0,15 % dari V_o)
7. Frekuensi pensaklaran : 50 kHz.

3.2.1 Perancangan Trafo

Trafo *forward* menyalurkan energi dari sisi primer ke sekunder tanpa proses penyimpanan muatan. Inti trafo yang didapat mempunyai luas efektif $A_e = 2,10 \text{ cm}^2$. Jumlah

belitan primer N_p yang diperlukan ditentukan dengan persamaan berikut:^[4, 10]

$$N_p \geq \frac{V_{in\ min\ dc} \cdot T_{on(max)}}{\Delta B \cdot A_e} \cdot 10^8 \quad (3.2)$$

Dimana ΔB adalah kerapatan fluks (1200 Gauss). Waktu on maksimal $T_{on(max)} = 9\mu s$. Sehingga jumlah belitan primer

$$N_p \geq \frac{200V \cdot 9\mu s}{0,12 \cdot 2,1} \cdot 10^8 \geq 71,4$$

Perbandingan n antara belitan primer N_s dan belitan sekunder N_p adalah :^[4, 10]

$$n = \frac{N_s}{N_p} = \frac{V_{in(min)} \cdot D_{maks}}{V_o + V_f + V_p} \quad (3.3)$$

Dengan perkiraan tegangan jatuh pada dioda penyearah $V_f = 1V$ dan tegangan jatuh pada induktor tapis keluaran $V_p = 1V$, maka :

$$n = \frac{200 \cdot 0,45}{26+1+1} = 3,21$$

3.2.2 MOSFET Daya

Pemilihan MOSFET daya memperhatikan nilai tegangan dan arus operasi pada sisi primer. Topologi konverter forward dengan dua saklar mengijinkan penggunaan MOSFET dengan tegangan dadal sama dengan tegangan maksimal dc yang disearahkan dari jala-jala atau:

$$V_{dc} = V_{ppmak} = 253 \cdot \sqrt{2} = 357,8volt$$

Saat beban maksimal arus drain puncak $I_{D(peak)}$ adalah:^[7]

$$I_{D(peak)} = \frac{P_{out}}{\delta \cdot (V_{DD(min)}) \cdot (DC_{maks})} + I_{mag} \quad (3.4)$$

Dimana δ adalah efisiensi keseluruhan yang diharapkan, DC_{maks} adalah siklus tugas maksimal yaitu 0,45. Sedangkan I_{mag} adalah arus magnetisasi yaitu arus riak keluaran yang direfleksikan ke sisi primer. Dalam rancangan ini arus riak di tetapkan 20 % dari arus output maksimal atau:^[7]

$$I_{mag} = I_{ripple(out)} \frac{N_s}{N_p} = 0,2 \cdot 7A \frac{1}{3,21} = 0,436A$$

Sehingga besar arus drain puncak adalah:

$$I_{D(peak)} = \frac{182Watt}{0,9 \cdot 200V \cdot 0,45} + 0,436A = 2,683A$$

3.2.3 Perancangan Sisi Sekunder

Dioda *forward* bekerja pada saat kondisi saklar on untuk melewati tegangan pulsa positif keluaran trafo ke tapis LC. Dioda *freewhelling* bekerja saat kondisi saklar off untuk mengalirkan muatan yang tersimpan pada tapis LC. Tegangan balik (*reverse*) minimal yang harus ditahan oleh dioda *forward* pada sisi sekunder trafo maksimal V_{Smaks} adalah :

$$V_{Smaks} = V_{inmaks} / n = \frac{357,8volt}{3,21} = 111,5volt$$

Dioda yang diperoleh dari pasaran adalah MUR3020 mempunyai tegangan balik 200V, arus rata-rata maksimal 15A, mencukupi untuk keperluan ini.

Tahapan regulator pensaklaran dirancang untuk beroperasi pada ragam kontinyu hingga 10 % dari beban maksimal mempunyai arus riak (ΔI) 20 % dari arus maksimal. Arus riak maksimal terjadi ketika tegangan input maksimal dimana regulator bekerja pada lebar pulsa minimal, yaitu sebesar :

$$D_{min} = \frac{n \cdot (V_o + V_{loss})}{V_{inmaks}} = \frac{3,21 \cdot 28}{358} = 0,25$$

Induktor yang dipakai harus mampu menyalurkan muatan secara kontinyu selama waktu off^[4, 10]

$$L_o = \frac{(V_o + V_{loss}) \cdot T_{offmaks}}{\Delta I_{maks}} \quad (3.5)$$

dimana waktu off ($T_{offmaks}$) adalah:

$$T_{offmaks} = T \cdot (1 - D_{min}) = 20\mu s \cdot (1 - 0,25) = 15\mu s$$

Sehingga induktor yang diperlukan :

$$L_o = \frac{28 \cdot 15 \cdot 10^{-6}}{1,6} = 262,5\mu H$$

Induktor yang dipakai mempunyai nilai induktansi 300 μH akan menghasilkan riak arus yang lebih kecil.

Nilai kapasitor output dapat dicari berdasarkan dari persamaan 2.18 sebagai berikut

$$C_o = \frac{\Delta I_L}{8 \cdot f_s \cdot \Delta V_{ripple}} \quad (3.6)$$

dimana riak arus keluaran ΔI_L adalah 1,4A dan ΔV_{ripple} adalah tegangan riak keluaran yang diinginkan = 39mV (0,15%) dari tegangan keluaran). Sehingga nilai kapasitor keluaran minimal yang harus dipakai adalah:

$$C_o = \frac{1,4}{8 \cdot 50 \cdot 10^3 \cdot 0,039} = 89,74\mu F$$

Kapasitor output yang digunakan juga harus mempunyai tahanan seri ekivalen (ESR) maksimal yang ditentukan oleh persamaan berikut:^[4, 10]

$$ESR_{maks} = \frac{\Delta V_{ripple}}{\Delta I_{riak}} \quad (3.7)$$

$$ESR_{maks} = \frac{0,039V}{1,4A} = 27,8m\Omega$$

Kapasitor kecil dengan nilai ESR yang kecil dan kemampuan arus riak yang besar sulit dicari dipasaran. Disini digunakan kapasitor dengan nilai yang lebih besar. Dalam perancangan ini digunakan 3 buah kapasitor Rubycon 1000 μF /50V, dengan total ESR sekitar 20m Ω .

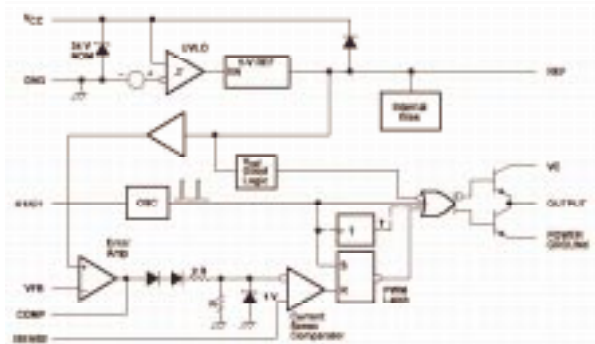
3.3 Rangkaian Pengendali Lebar Pulsa

Pengendalian lebar pulsa yang digunakan adalah kendali ragam arus, dengan komponen utama IC UC3844. Rangkaian internal seperti diperlihatkan pada gambar 3.4. Frekuensi sinyal detak ditentukan oleh kapasitor pewaktu C_T dan resistor pewaktu R_T seperti pada gambar 3.5 menurut persamaan berikut:^[15]

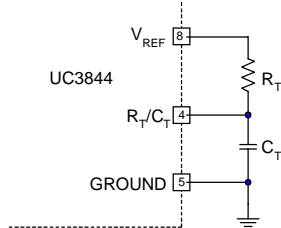
$$F_{osc}(kHz) = \frac{1,72}{(R_T(k) \cdot C_T(\mu f))} \quad (3.8)$$

UC3844 mempunyai sebuah flip-flop pembagi internal yang dikemudikan oleh osilator. Sehingga untuk keperluan

ini osilator harus ditetapkan sebesar dua kali frekuensi pensaklaran yang diinginkan (100kHz).



Gambar 3.4 Rangkaian Internal UC3844



Gambar 3.5 Rangkaian Osilator pada UC3844

3.3.1 Sensor dan Pembatas Arus

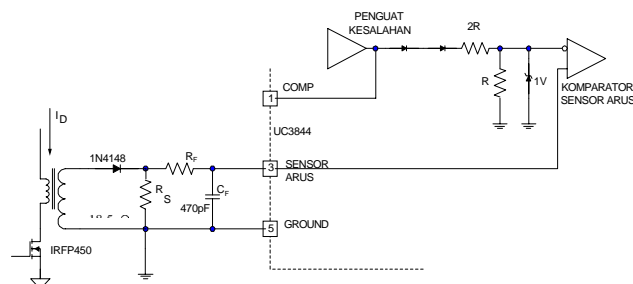
Konfigurasi masukan sensor arus UC3844 seperti diperlihatkan pada gambar 3.6. Konversi arus ke tegangan dilakukan secara eksternal oleh resistor yang terhubung trafo arus. Hubungan antara V_C dan arus puncak dalam tahapan daya diberikan oleh: [14]

$$I_{(pk)} = N \left(\frac{V_{R_S(pk)}}{R_S} \right) = \frac{N}{3R_S} (V_C - 1,4V) \quad (3.9)$$

dimana N = rasio lilitan trafo arus (1 jika tak digunakan trafo).

Saat menyensor arus secara seri dengan transistor, gelombang arus sering mengandung kejutan-kejutan (*spike*). Jika tak dilemahkan sinyal kejut tersebut dapat mengganggu pengolahan pulsa keluaran. Untuk menekan lonjakan ini ditambahkan filter RC. Masukan membalik pada komparator sensor arus UC3844 dibatasi secara internal sebesar 1V. Pembatasan arus terjadi jika tegangan pada pasak 3 melebihi nilai *threshold* ini. Pembatasan arus dinyatakan dalam persamaan : [14]

$$i_{maks} = \frac{N \cdot 1V}{R_S} \quad (3.10)$$



Gambar 3.6 Rangkaian Sensor Arus UC3844

Dengan perbandingan belitan trafo arus adalah 1: 50 dan perhitungan arus puncak primer maksimal adalah 2,7A , maka nilai tahanan pengindera arus $R_S = 18,5\Omega$.

3.3.2 Penguat Kesalahan dan Kompensator

Pada konverter forward yang beroperasi dalam ragam kontinyu, terdapat sebuah pole yang merupakan fungsi dari resistansi beban efektif dan kapasitansi filter keluaran dan zero yang terbentuk dari kapasitor filter dan hambatan seri ekivalen-nya (ESR kapasitor filter). Persamaan modulator atau disini merupakan hubungan kendali ke keluaran (V_O/V_I) dinyatakan oleh persamaan: [10]

$$\begin{aligned} \frac{V_O}{V_C} &= \frac{I_L}{V_C} \cdot R_O \cdot H_f(s) \\ &= \frac{n \cdot n' \cdot R_O}{3 \cdot R_{CS}} \left(\frac{1 + s \cdot R_{ESR} \cdot C_O}{1 + s \cdot R_O \cdot C_O} \right) \end{aligned} \quad (3.11)$$

Zero yang terbentuk dari kapasitor keluaran dan ESR-nya membentuk frekuensi zero dalam persamaan:

$$f_{ESR} = \frac{1}{2 \cdot \pi \cdot ESR_{C_O} \cdot C_O} \quad (3.12)$$

Dengan $C_O = 3000\mu F$ dan $ESR = 20m\Omega$, maka $f_{ESR} = 2,653kHz$. Kapasitor keluaran dan tahanan beban R_O membentuk pole maksimal pada frekuensi pole f_p yang dinyatakan dalam persamaan :

$$f_p = \frac{1}{2 \cdot \pi \cdot R_O \cdot C_O} \quad (3.13)$$

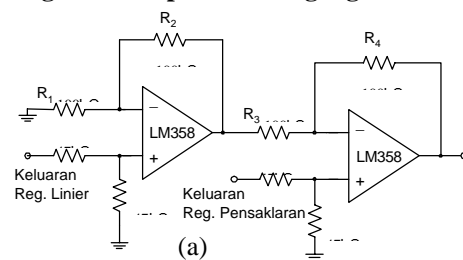
Dengan tahanan beban maksimal adalah 3,714 Ω . Pole terjadi pada 14,3 Hz.

Bagian amplifier yang juga berfungsi sebagai kompensator dalam kendali ragam merupakan penguat proporsional integral (PI) dengan persamaan:

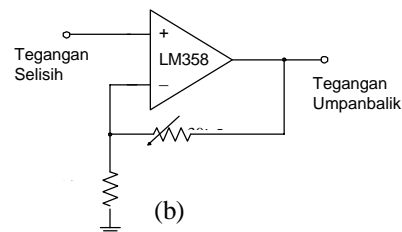
$$\frac{V_C}{V_O} = \frac{-R_c / R_i}{1 + s \cdot R_c \cdot C_c} \quad (3.14)$$

Pole yang terbentuk berguna untuk menggagalkan zero di modulator (pada frekuensi 2,653kHz). Jika disini digunakan $R_c = 30k\Omega$, maka $C_c = 2nF$. $R_i = 30k\Omega$.

3.4 Rangkaian Umpanbalik Tegangan



(a)



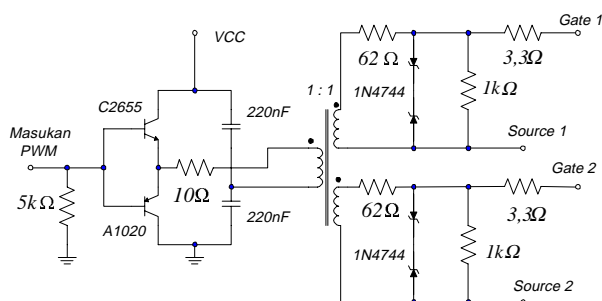
(b)

Gambar 3.7 Rangkaian Umpan Balik Tegangan (a) Rangkaian Penguat Selisih Impedansi Tinggi (b) Rangkaian Penguat Umpanbalik

Tegangan keluaran regulator pensaklaran diharapkan 2V lebih besar dari tegangan keluaran regulator linier. Untuk itu digunakan penguat selisih dimana tegangan keluaran regulator pensaklaran sebagai masukan positif dan tegangan keluaran regulator linier sebagai masukan negatif. Rangkaian penguat selisih diperlihatkan pada gambar 3.7(a). Tegangan umpanbalik akan dibandingkan dengan tegangan acuan (2,5V) yang terdapat dalam UC3844. Untuk itu tegangan keluaran penguat selisih perlu diperkuat. Rangkaian penguat diperlihatkan seperti pada gambar 3.7(b).

3.5 Rangkaian Pengemudi MOSFET

Konverter forward dengan 2 saklar menuntut dua sinyal PWM yang sama. Rangkaian pengemudi MOSFET berfungsi untuk menghasilkan dua sinyal PWM yang sama dari satu sinyal PWM keluaran UC3844. Skema lengkap dari rangkaian pengemudi MOSFET diperlihatkan pada gambar 3.8.



Gambar 3.8 Rangkaian Pengemudi MOSFET

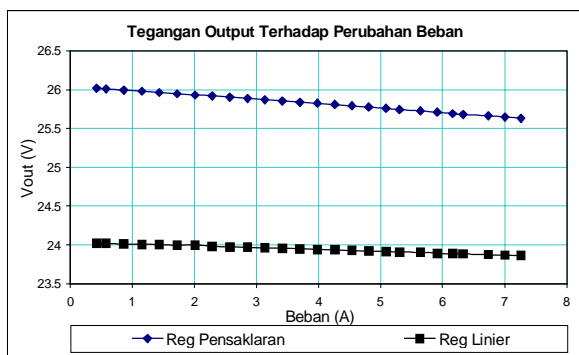
IV PENGUJIAN DAN ANALISA

4.1 Regulasi Beban

Regulasi beban menandakan perubahan tegangan keluaran terhadap perubahan beban atau: ^[12]

$$Reg. \text{Beban} = \frac{V_{(beban \min)} - V_{(beban \max)}}{V_{(beban \min)}} \cdot 100\% \quad (4.1)$$

Saat beban minimal tegangan keluaran regulator linier = 24,14V dan tegangan keluaran regulator pensaklaran = 26,00V. Pada beban maksimal tegangan keluaran regulator linier = 23,87V dan tegangan keluaran regulator pensaklaran = 25,645V. Sehingga regulasi pada tahapan pensaklaran $RLO_{SW} = 1,365\%$. Regulasi beban tahapan linier RLO_{LIN} yang juga merupakan regulasi beban catu daya keseluruhan = 0,599%.



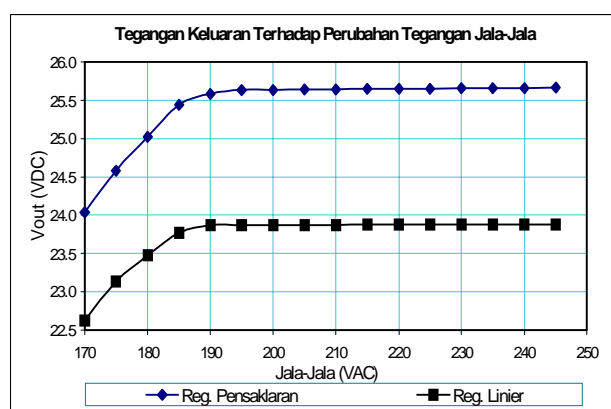
Gambar 4.1 Grafik Tegangan Keluaran Regulator terhadap Beban

Data hasil pengujian dalam grafik pada gambar 4.1. Dapat dilihat bahwa regulator linier mampu memperbaiki persentase regulasi beban dari rangkaian regulator pensaklaran. Tegangan keluaran regulator pensaklaran semakin turun dengan bertambahnya beban. Namun perubahan nilai ini diterima sepanjang nilai akhir tersebut memenuhi syarat beroperasinya LT1083 (1.5V pada beban penuh).

4.2 Regulasi Saluran

Regulasi saluran menggambarkan pengaruh perubahan tegangan input terhadap tegangan keluaran atau dalam persamaan: ^[12]

$$Regulasi \text{ Saluran} = \frac{\Delta V_{OUT}}{\Delta V_{IN}} \cdot 100\% \quad (4.2)$$



Gambar 4.2 Grafik Tegangan Keluaran terhadap Tegangan Jala-Jala

Pada saat tegangan masukan 190VAC tegangan keluaran regulator pensaklaran = 25,665VDC dan tegangan keluaran regulator linier = 23,879VDC. Sedangkan pada saat tegangan masukan = 190VAC, tegangan keluaran regulator pensaklaran = 25,585VDC dan keluaran regulator linier = 23,868VDC. Berdasarkan persamaan 4.2 didapatkan regulasi saluran tahapan regulator pensaklaran 0,16% dan pada tahapan regulator linier sebesar 0,022%. Data pengujian dalam grafik diperlihatkan pada gambar 4.2.

4.3 Efisiensi

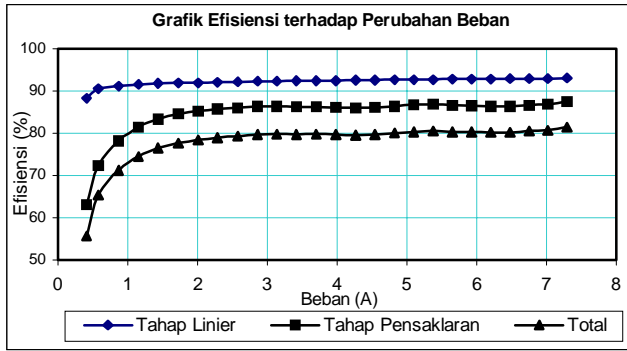
Efisiensi η adalah perbandingan antara daya keluaran P_{OUT} dengan daya input P_{IN} atau dinyatakan dalam persentase oleh persamaan: ^[12]

$$\eta = \frac{P_{OUT}}{P_{IN}} \cdot 100\% = \frac{V_{OUT} \cdot I_{OUT}}{(V_{OUT} \cdot I_{OUT}) + P_D} \cdot 100\% \quad (4.3)$$

Pada tahapan regulator linier besarnya disipasi sangat tergantung dengan perbedaan V_{IN} dan V_{OUT} dan arus keluaran I_O :

$$P_D = (V_{IN} - V_{OUT}) \cdot I_O \quad (4.4)$$

Disipasi daya yang terjadi pada regulator pensaklaran disumbangkan oleh rugi-rugi pada MOSFET daya, rugi-rugi pada kapasitor dan induktor filter, rugi-rugi penghantaran dioda, rugi-rugi pada trafo daya, serta rugi-rugi yang dihasilkan oleh rangkaian snubber. Data pengujian efisiensi dilukiskan dalam grafik seperti pada gambar 4.3.

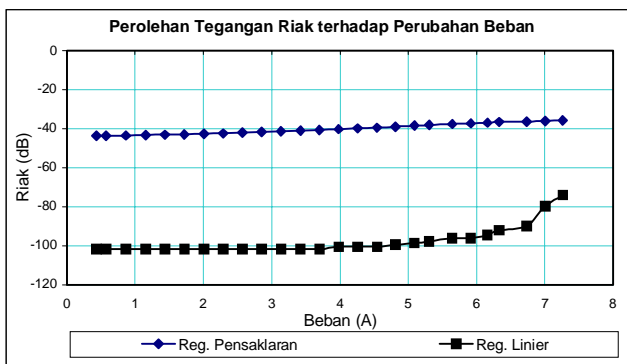


Gambar 4.3 Grafik Efisiensi terhadap Perubahan Beban

Efisiensi regulator pensaklaran beban maksimal yang didapatkan dari pengukuran adalah 86,866%. Efisiensi regulator linier = 92,946%. Dan efisiensi catu daya = 80,736%. Dari grafik terlihat bahwa efisiensi cenderung menurun seiring dengan berkurangnya beban. Hal itu disebabkan karena terdapat komponen disipasi yang tak tergantung pada arus yang ditarik beban, seperti disipasi rangkaian snubber pada regulator pensaklaran dan disipasi tahanan pembagi umpanbalik pada regulator linier.

4.4 Tegangan Riak Keluaran

Parameter tegangan riak dapat lebih jelas bila dinyatakan dalam perolehan (*gain*) tegangan riak, yaitu perbandingan antara tegangan riak dengan tegangan DC. Pada beban maksimal, tegangan riak keluaran regulator pensaklaran = 40,418mVpp (perolehan = -35,687dB). Sedangkan tegangan riak keluaran regulator linier = 2,461mVpp (perolehan = -74,018dB). Hasil Pengujian selengkapnya dalam grafik pada gambar 4.4.



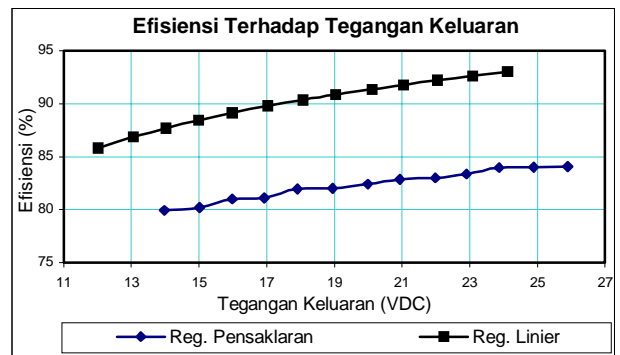
Gambar 4.4 Grafik Perolehan Tegangan Riak terhadap Beban

Dari grafik terlihat bahwa keluaran regulator linier mempunyai tegangan riak yang lebih kecil dari regulator pensaklaran. Rata-rata perolehan tegangan riak keluaran regulator pensaklaran adalah -40,314dB, dan rata-rata perolehan tegangan riak keluaran regulator linier adalah -98,702dB. Sehingga disini regulator linier mampu mengurangi riak dari keluaran regulator pensaklaran dengan nilai rata-rata sebesar 58,387dB.

4.5 Perubahan Tegangan Keluaran

Hasil pengujian efisiensi terhadap perubahan tegangan keluaran pada gambar 4.5 memperlihatkan bahwa efisiensi semakin rendah pada tegangan keluaran yang lebih

kecil. Hal itu terjadi karena terdapat komponen disipasi yang tidak tergantung pada tegangan keluaran dan lebih tergantung pada arus keluaran. Pada regulator linier jelas karena tegangan yang jatuh pada regulator linier diatur tetap 2V. Sedangkan pada regulator pensaklaran perubahan pengaturan tegangan keluaran berarti perubahan *duty cycle*. Komponen disipasi yang tidak terpengaruh pada perubahan siklus tugas adalah pasangan dioda *forward* dan *free whelling* dan rugi-rugi tembaga induktor tapis keluaran.



Gambar 4.5 Grafik Efisiensi terhadap Perubahan Tegangan Keluaran

Induktor tapis keluaran telah dirancang agar konverter beroperasi dalam ragam kontinyu berdasarkan persamaan (3.8). Dengan asumsi perbandingan tegangan keluaran dan siklus tugas adalah linier, maka siklus tugas minimal D_{min} pada tegangan masukan maksimal dan tegangan keluaran diatur 14V (keluaran regulator linier 12V) adalah:

$$D_{min} = \frac{14}{26} \cdot 0,25 = 0.135$$

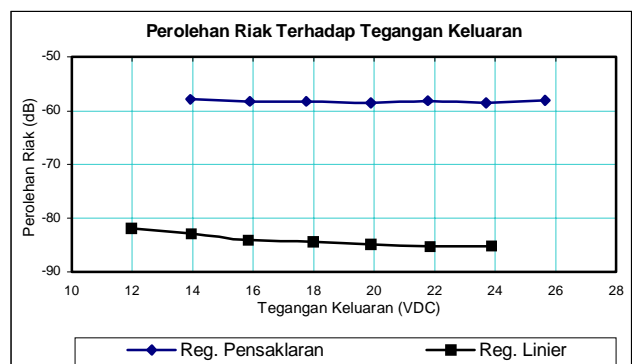
Waktu off t_{off} maksimal = 17μs. Sehingga induktor tapis keluaran yang diperlukan minimal adalah:

$$L = \frac{V_L \cdot t_{off}}{\Delta I_L} = \frac{(14 + 2) \cdot 17,3}{1,4} = 197,8 \mu H$$

Induktor tapis yang telah terpasang mempunyai nilai 300μH, sehingga induktor yang dipakai untuk tegangan keluaran 26V tersebut dapat dipakai untuk tegangan keluaran 14V. Bahkan dengan induktor yang tersedia tersebut arus riak menjadi lebih kecil yaitu:

$$\Delta I_L = \frac{16 \cdot 17,3}{300} = 0,923 A$$

Tegangan riak keluaran dengan kapasitor yang terpasang (ESR = 20mΩ) = 18,45mVpp atau -57,6dB.



Gambar 4.6 Grafik Tegangan Riak Terhadap Tegangan Keluaran

Data pengujian tegangan riak terhadap perubahan tegangan keluaran dapat dilukiskan dalam grafik seperti diperlihatkan pada gambar 4.6. Grafik tersebut memperlihatkan perolehan riak keluaran catu daya yang cenderung konstan sehingga rangkaian tapis keluaran (induktor dan kapasitor) yang dirancang pada tegangan 26V, dapat digunakan pada tegangan yang lebih kecil hingga 14V.

V PENUTUP

5.1 Kesimpulan

Dari hasil pengujian dan analisa mengenai catu daya dua tahap regulasi ini dapat ditarik kesimpulan sebagai berikut:

1. Catu daya DC dengan dua tahap regulasi yang dirancang dapat beroperasi dengan baik dalam spesifikasi yang telah teruji sebagai berikut:
 - Tegangan masukan : 190-245 (VAC)
 - Tegangan keluaran : 12-24 (VDC)
 - Arus keluaran maksimal : 7A
 - Tegangan riak maksimal : 2,641(mVpp)
 - Efisiensi beban maksimal : 80,739%
2. Pada tegangan keluaran 24V, regulator linier melemahkan tegangan riak keluaran regulator pensaklaran sebesar 58,387dB (-40,31dB menjadi -98,702dB)
3. Pada tegangan keluaran 24V, efisiensi rata-rata regulator pensaklaran = 84,978%, regulator linier = 92,304%, dan efisiensi catu daya keseluruhan = 78,457%.
4. Regulator pensaklaran dan linier mempunyai efisiensi tertinggi pada tegangan keluaran 24V beban maksimal.
5. Regulator linier sebagai regulator akhir memberikan perbaikan pada regulasi beban (dari 1,365% menjadi 0,599%) dan regulasi saluran (dari 0,16% menjadi 0,022%) dari regulator pensaklaran.

5.2 Saran

Berikut beberapa hal yang dapat memberikan peningkatan pada catu daya dua tahap regulasi:

1. Dari hasil pengujian, efisiensi masih dapat ditingkatkan dengan mengatur tegangan keluaran pensaklaran 1,855V lebih besar dari tegangan keluaran regulator linier.
2. Dengan memperhatikan kemampuan rangkaian pengendali dan komponen saklar. Peningkatan frekuensi pensaklaran dapat mengurangi ukuran trafo dan filter keluaran.
3. Untuk mengurangi ukuran dan tegangan riak, tata letak komponen dapat diatur secara lebih baik dan serapat mungkin.
4. Untuk mengurangi pancaran radiasi, sebaiknya wadah rangkaian (*casing*) terbuat dari bahan logam dan terhubung dengan saluran pentanahan.
5. Untuk aplikasi nyata, perlu penambahan suatu rangkaian pengawas (*supervisory circuit*) yang secara otomatis menghentikan kerja pensaklaran bila tegangan masukan diluar spesifikasi catu daya.

VI DAFTAR PUSTAKA

1. B.W. Williams, *Power Electronics, Device, Driver, Applications, and Passive Component, 2nd editions*, ELBS with Macmillan Education Ltd, Hamspire, 1992.
2. Colonel Wm.T. McLyman, *Designing a 2 Transistor Forward Converter Using a Core Master E200Q Core, AN107*, www.kgmagnetics.com Kg Magnetics Inc.
3. Fairchild Data & Docs Team, *Third Generation Power Conversion Solution for Pentium® II Motherboards*, www.fairchildsemi.com
4. Kim Gauen, *Design Consideration for Two Transistor Current Mode Forward Converter, AN1108*, <http://onsemi.com>, Motorola Inc, Denver, 1991.
5. Haver R.J., *A New Aproach to Switching Regulator, AN-719*, <http://onsemi.com>, Motorola Inc, Denver, 1975.
6. Linear Technologi Data and Doc Team, *LT1083/LT1084/LT1085*, Linear Technology Inc.
7. Michaël Bairanzade, *300W 100kHz Converter Utilize Economical Bipolar Planar Transistor*, <http://onsemi.com>, Motorola. Inc, Toulouse, 1992.
8. Ming-Hian Chew, *Handling EMI in Switching Mode Power Suplay, AN1695/D*, <http://onsemi.com>, Motorola Inc, Denver, 1999.
9. Muhammad H. Rashid, *Power Electronics, Circuits, Devices, and Aplications, 2nd edition*, Prentice-Hall, Inc., Englewood Cliffs, 1998.
10. N. Tricomi, C. Adragna, *300W Secondary Controlled Two-Switch Forward Converter with L4990A, AN890*, www.st.com, SGS Thomson Mikroelectronics, Italy, 1999.
11. National Semiconductor Data & Doc Team, *National Operational Amplifiers Databook*, Santa Clara, 1995.
12. R. Mauro, *Engineering Electronics*, Prentice Hall, New Jersey, 1989.
13. Rachmat Arianto, Linggar Barendrio, *Regulator Tegangan Ragam Tersaklar, Proletar Efisien yang Sering Terlupakan*, Transient, Teknik Elektro Undip, Semarang, Januari, 2002.
14. Robert W. Erickson, *Fundamentals of Power Electronics*, University of Colorado, Boulder.
15. Texas Instruments Data & Docs Team, *Unitrode Aplications Note U-97, U-100A, U-111, SLVS038D, SLVA057*, www.ti.com, Texas Instruments, Dallas.

*) Mahasiswa Teknik Elektro Universitas Diponegoro
yakaffah@yahoo.com

***) Staff Pengajar Teknik Elektro Universitas Diponegoro
eeundip@indosat.net.id